

Číslicová elektronika

Pavol Galajda, KEMT, FEI, TUKE

Pavol.Galajda@tuke.sk

2 Realizácia číslicových obvodov

- **2.1 Základné charakteristiky číslicových obvodov**
- **2.2 Základné obvodové riešenia číslicových obvodov**
 - *2.2.1 Priamo viazaná tranzistorová logika DCTL*
 - *2.2.2 Odporovo viazaná tranzistorová logika RTL*
 - *2.2.3 Logika RCTL*
 - *2.2.4 Logika DTL*

2 Realizácia číslicových obvodov

- **2.2.5 TTL logika**
 - 2.2.5.1 Modifikácie TTL logiky
 - 2.2.5.2 Základné charakteristiky TTL obvodov
- **2.2.6 ECL logika**
 - 2.2.6.1 Základné charakteristiky ECL obvodov
 - 2.2.6.2 Výhody ECL
- **2.2.7 I²L logika**

2 Realizácia číslicových obvodov

2.1 Základné charakteristiky číslicových obvodov

Pri porovnávaní obvodových riešení, ktoré realizujú logické funkcie, definujeme určité charakteristiky:

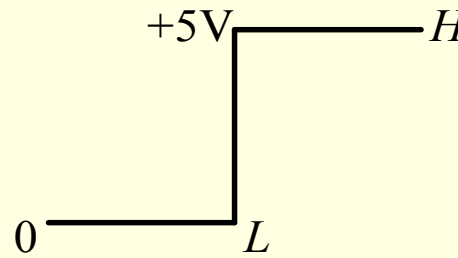
- *Logické úrovne,*
- *Statické parametre,*
- *Rozhodovacia úroveň,*
- *Logický zisk,*
- *Dynamické parametre,*
- *Odolnosť voči rušeniu,*
- *Stratový výkon,*
- *Tolerancia napájacieho napätia,*
- *Rozsah pracovných teplôt.*

2 Realizácia číslicových obvodov

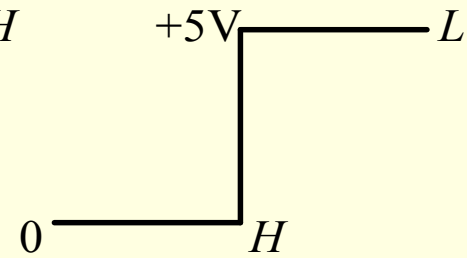
2.1 Základné charakteristiky číslicových obvodov

Pri porovnávaní obvodových riešení, ktoré realizujú logické funkcie, definujeme určité charakteristiky:

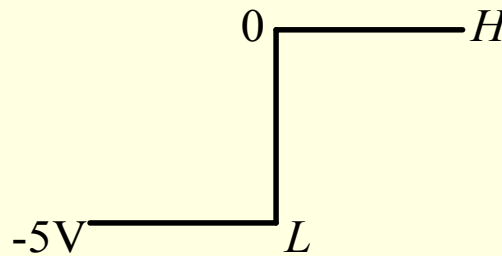
•Logické úrovne



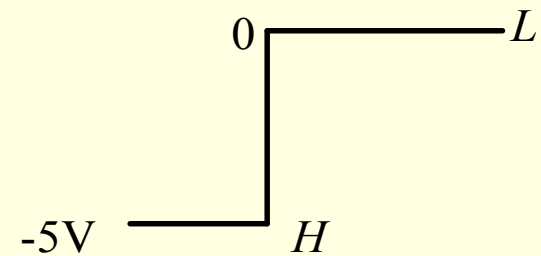
a)



b)



c)



d)

Príklady kladnej (a, c) a zápornej logiky (b, d)

2 Realizácia číslicových obvodov

2.1 Základné charakteristiky číslicových obvodov

Pri porovnávaní obvodových riešení, ktoré realizujú logické funkcie, definujeme určité charakteristiky:

• **Statické parametre** sú parametre, ktoré vyjadrujú jednosmerné podmienky práce číslicových obvodov. Preto sa im tiež hovorí **jednosmerné parametre**.

- vstupné napätie pre úroveň $H - U_{1H}$, je to napätie na vstupe, pri ktorom je ešte zaručená logická úroveň 1 ,
- vstupné napätie pre úroveň $L - U_{1L}$, je to napätie na vstupe, pri ktorom je ešte zaručená logická úroveň 0 ,
- vstupný prúd pre úroveň $H - I_{1H}$, je to prúd, ktorý môže prejsť vstupom, ak je vstup na úrovni H ,
- vstupný prúd pre úroveň $L - I_{1L}$, je to prúd, ktorý môže prejsť vstupom, ak je vstup na úrovni L ,

2 Realizácia číslicových obvodov

2.1 Základné charakteristiky číslicových obvodov

Pri porovnávaní obvodových riešení, ktoré realizujú logické funkcie, definujeme určité charakteristiky:

• **Statické parametre** sú parametre, ktoré vyjadrujú jednosmerné podmienky práce číslicových obvodov. Preto sa im tiež hovorí **jednosmerné parametre**.

- výstupné napätie pre úroveň $H - U_{OH}$, je to napätie, pri ktorom je ešte zaručená úroveň H na výstupe,
- výstupne napätie pre úroveň $L - U_{OL}$, je to napätie, pri ktorom je zaručená úroveň L na výstupe,
- maximálna zaťažiteľnosť výstupu v stave $H - I_H$, je to maximálny prúd, ktorý môže prejsť výstupom v stave H ,
- maximálna zaťažiteľnosť v stave $L - I_L$, je to maximálny prúd, ktorý môže prejsť výstupom v stave L .

2 Realizácia číslicových obvodov

2.1 Základné charakteristiky číslicových obvodov

Pri porovnávaní obvodových riešení, ktoré realizujú logické funkcie, definujeme určité charakteristiky:

• ***Rozhodovacia úroveň*** je napätie na vstupe obvodu, pri ktorom obvod prechádza z jedného stavu do druhého.

2 Realizácia číslicových obvodov

2.1 Základné charakteristiky číslicových obvodov

Pri porovnávaní obvodových riešení, ktoré realizujú logické funkcie, definujeme určité charakteristiky:

• **Logický zisk** (vetvitelnosť) číslicových obvodov charakterizuje podmienky prepojenia jednotlivých obvodov. Definuje sa *logický zisk na vstupe*. Častejšie sa používa *logický zisk na výstupe*, vyjadrujúci maximálny počet vstupov nasledujúcich číslicových obvodov, ktorých možno pripojiť na výstup tak, aby boli zachované podmienky správnej činnosti.

$$N = \frac{I_H}{I_{IH}} \quad (2.1)$$

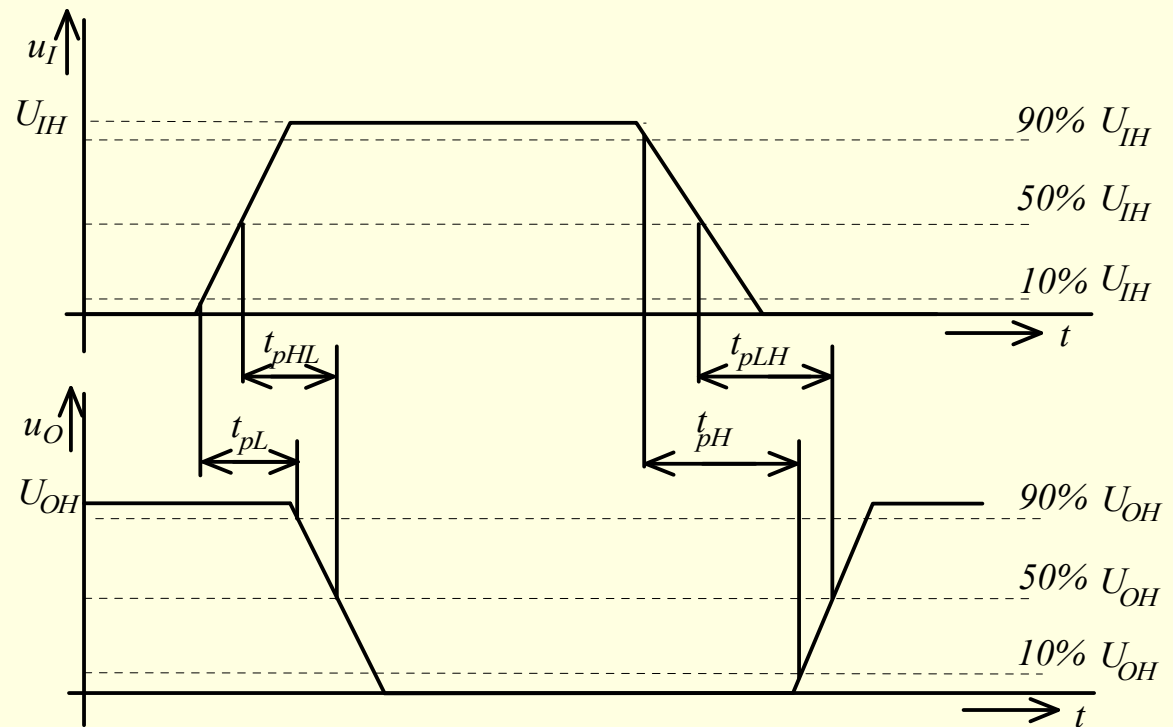
$$N = \frac{I_L}{I_{IL}} \quad (2.2)$$

2 Realizácia číslicových obvodov

2.1 Základné charakteristiky číslicových obvodov

Pri porovnávaní obvodových riešení, ktoré realizujú logické funkcie, definujeme určité charakteristiky:

•Dynamické parametre



$$t_p = \frac{t_{pLH} + t_{pHL}}{2}$$

(2.3)

2 Realizácia číslicových obvodov

2.1 Základné charakteristiky číslicových obvodov

Pri porovnávaní obvodových riešení, ktoré realizujú logické funkcie, definujeme určité charakteristiky:

• **Odolnosť voči rušeniu** nazývame maximálne poruchové napätie, ktoré neovplyvní stav číslicového obvodu. Poruchové napätie môže vzniknúť vplyvom náhodných zmien napájacieho napätia, alebo pri zvýšení potenciálu zemniaceho vodiča.

2 Realizácia číslicových obvodov

2.1 Základné charakteristiky číslicových obvodov

Pri porovnávaní obvodových riešení, ktoré realizujú logické funkcie, definujeme určité charakteristiky:

• **Stratový výkon** je výkon spotrebovaný jedným hradlom. Definuje sa pre určité podmienky, najčastejšie pri dynamickej činnosti hradla so striedaním 0 a 1 na vstupe s určitou frekvenciou.

2 Realizácia číslicových obvodov

2.1 Základné charakteristiky číslicových obvodov

Pri porovnávaní obvodových riešení, ktoré realizujú logické funkcie, definujeme určité charakteristiky:

- ***Tolerancia napájacieho napätia*** je rozptyl napájacieho napätia, pri ktorom nie je porušená správna činnosť číslicového obvodu.

2 Realizácia číslicových obvodov

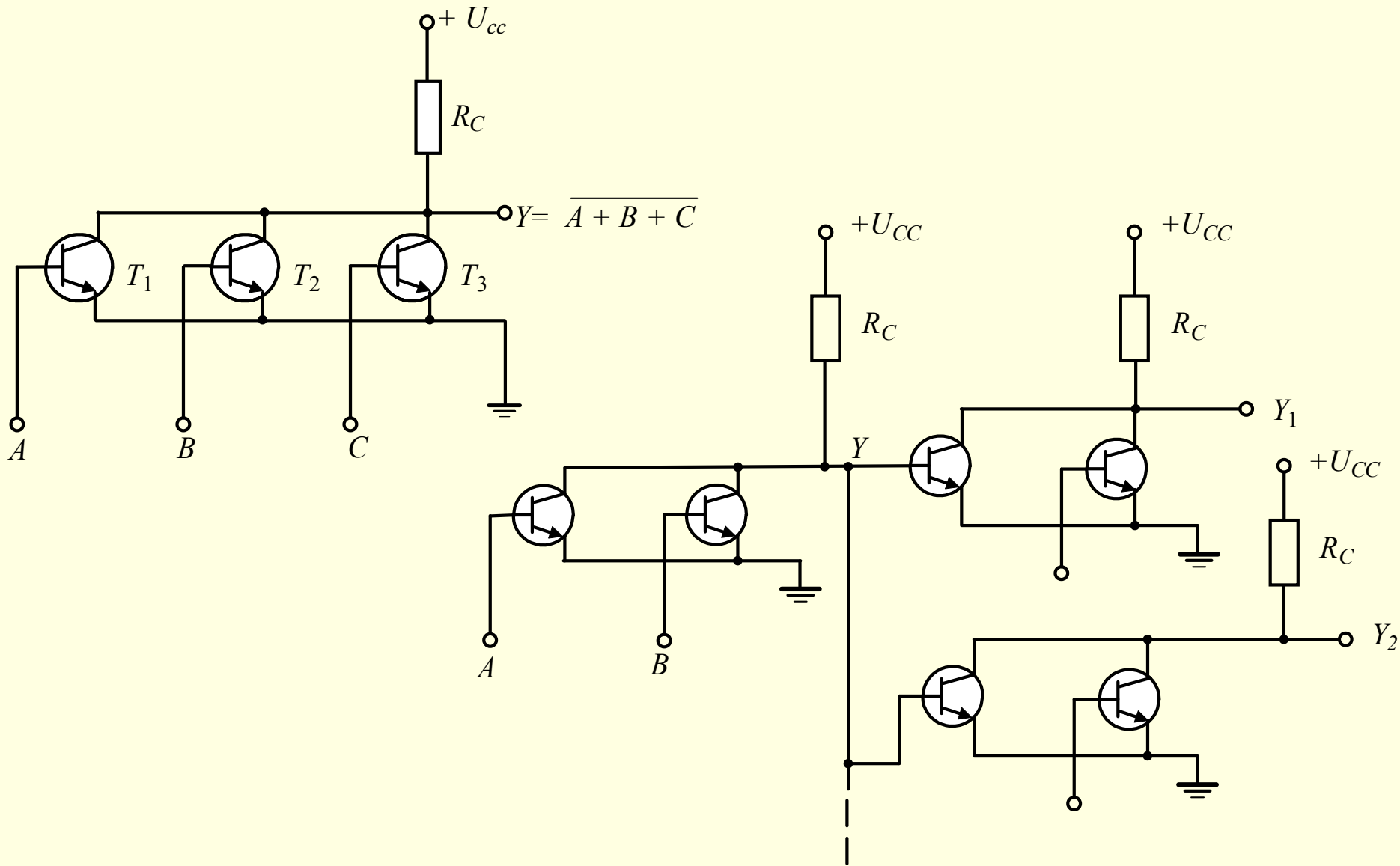
2.1 Základné charakteristiky číslicových obvodov

Pri porovnávaní obvodových riešení, ktoré realizujú logické funkcie, definujeme určité charakteristiky:

- **Rozsah pracovných teplôt** udáva rozsah teploty, v ktorom sú zaručené charakteristické parametre číslicového obvodu. Prekročením pracovných teplôt môže byť činnosť obvodu zhoršená, nemusí však dôjsť k jeho zničeniu.

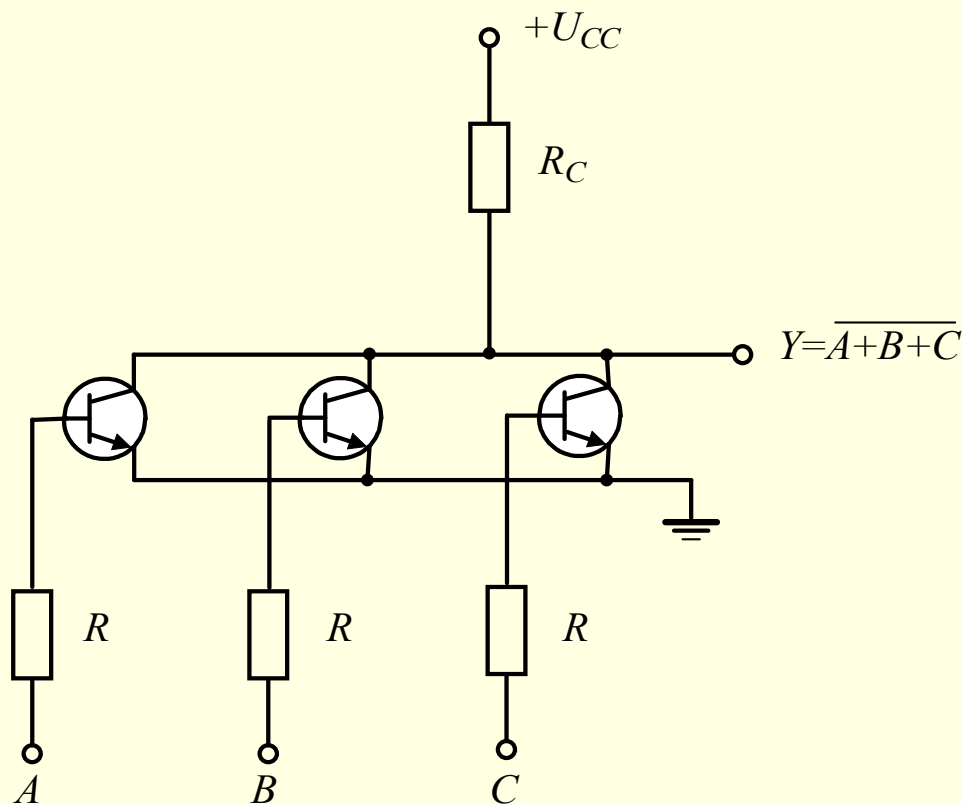
2.2 Základné obvody riešenia číslicových obvodov

2.2.1 Priamo viazaná tranzistorová logika DCTL



2.2 Základné obvody riešenia číslicových obvodov

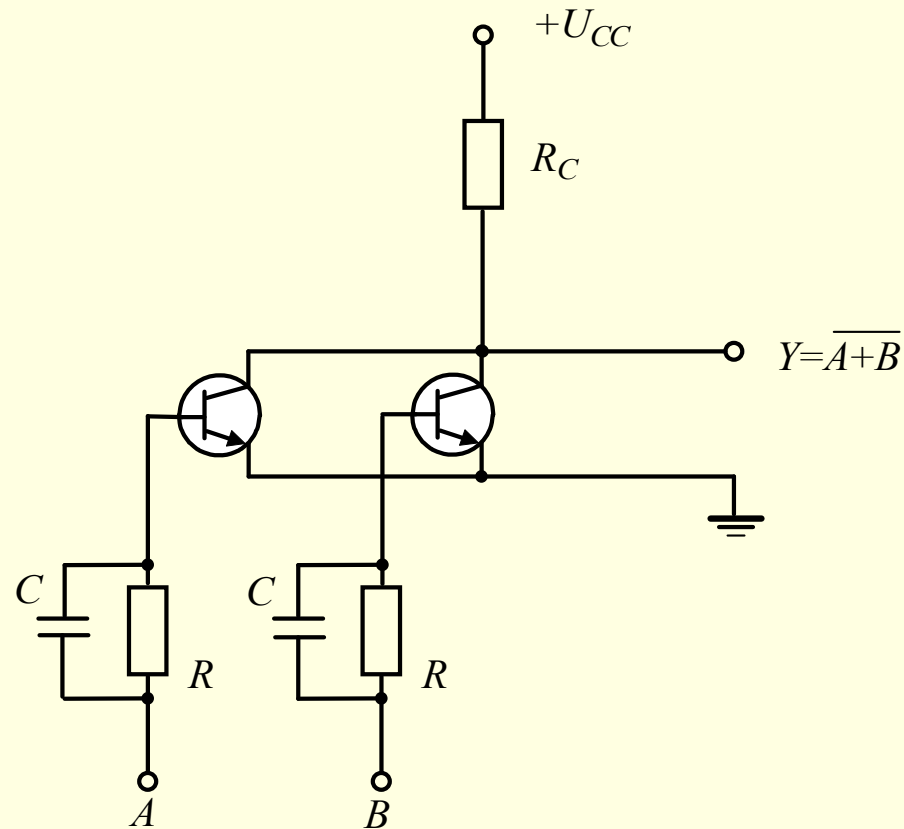
2.2.2 Odporovo viazaná tranzistorová logika RTL



Obvody RTL boli prvé obvody, ktoré sa objavili v integrovanej forme. Charakteristickými vlastnosťami RTL logiky sú relatívne malý stratový výkon, stredná spínacia rýchlosť, malý logický zisk, malá odolnosť voči rušeniu, nízka cena.

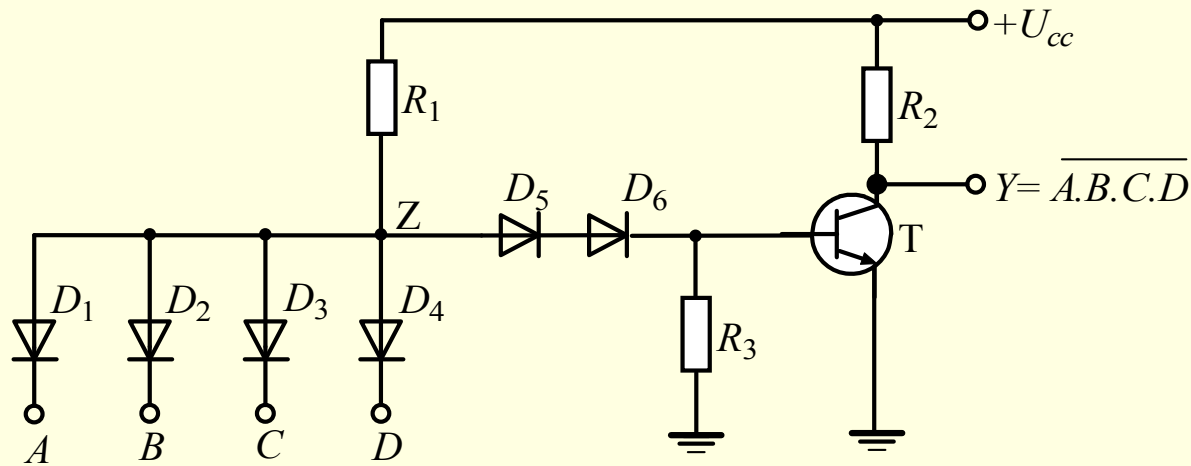
2.2 Základné obvody riešenia číslicových obvodov

2.2.3 Logika RCTL



2.2 Základné obvody riešenia číslicových obvodov

2.2.4 Logika DTL



Rozhodovacia úroveň je pri DTL obvodoch asi 1,4 V, pri RTL asi 0,7 V, t.j. DTL majú výrazne lepšiu šumovú imunitu.

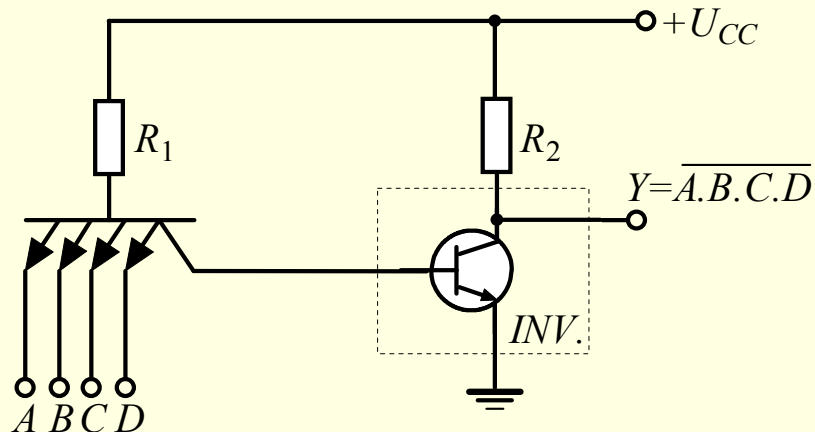
2.2 Základné obvodové riešenia číslicových obvodov

2.2.5 TTL logika

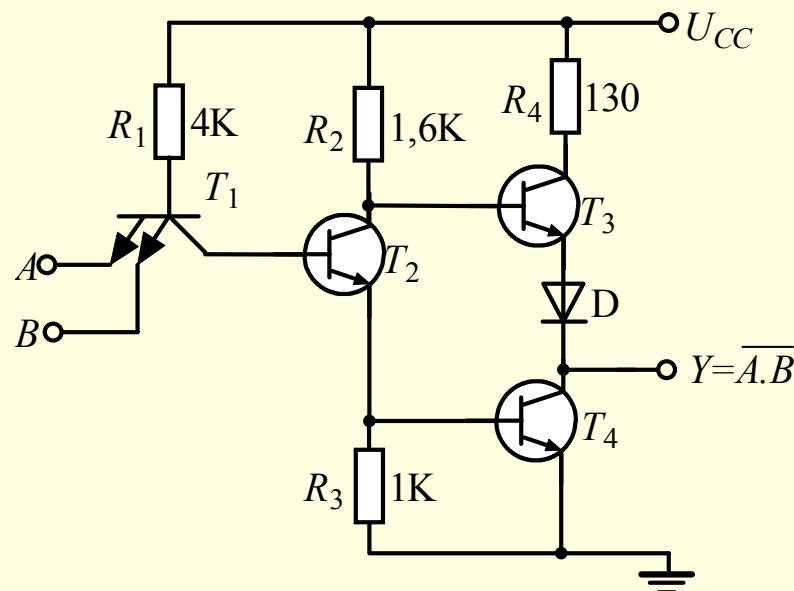
Zníženie vstupných kapacít v porovnaní s DTL sa prejaví skrátením nábežných a zostupných hrán, teda obvody TTL sú oproti DTL rýchlejšie.

Princíp činnosti je obdobný ako pri logike DTL. TTL obvody je možné rozdeliť podľa invertora na:

- obvody s jednoduchým invertorom
- obvody s dvojstupňovým invertorom
- obvody so zložitým invertorom.



Obvod TTL s *jednoduchým invertorom*

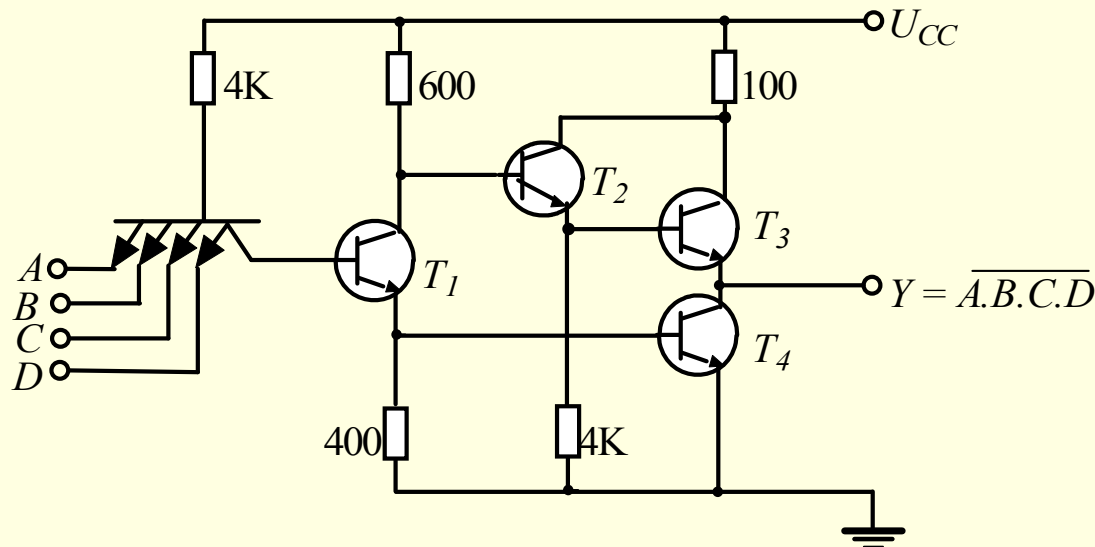


Obr.2.9 Obvody TTL s *dvojitým invertorom*

2.2 Základné obvody riešenia číslicových obvodov

2.2.5 TTL logika

Ďalšou modifikáciou invertora je *zložitý invertor* umožňujúci väčší logický zisk. Dosahuje sa zaradením prúdového zosilňovača s dvoma tranzistormi do výstupného obvodu. Zapojenie takéhoto hradla, ktoré sa označuje ako *výkonové*



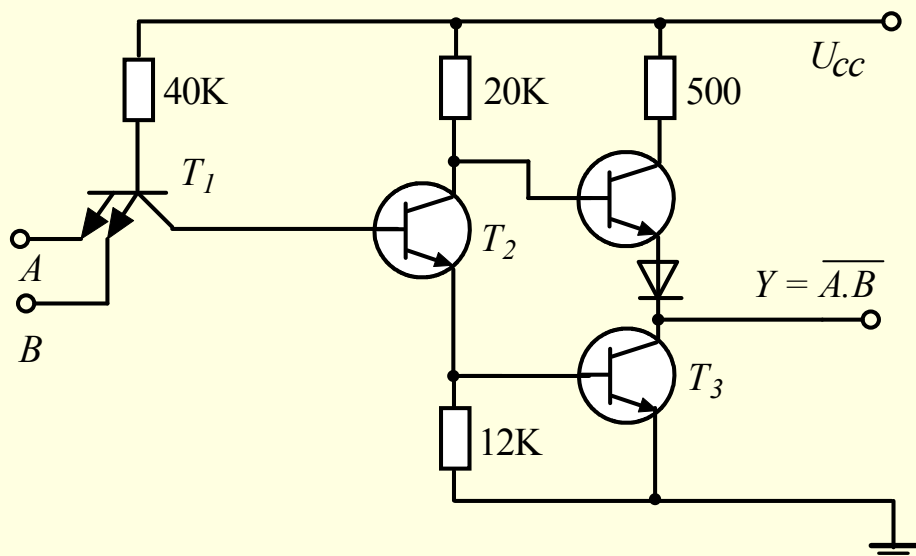
Obvod TTL so *zložitým invertorom*

2.2 Základné obvody riešenia číslicových obvodov

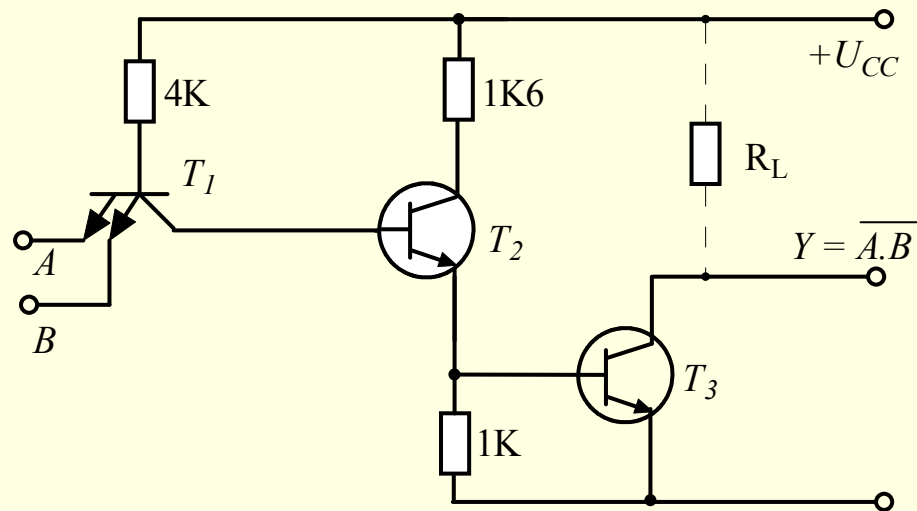
2.2.5 TTL logika

2.2.5.1 Modifikácie TTL logiky

Z dôvodu väčších rýchlostí bola vyvinutá TTL logika, ktorá používa tranzistory so *Schottkyho diódami*. Uvedená logika sa označuje ako logika TTLS.



TTL logika s *nízkym príkonom*



TTL logika s *otvoreným kolektorom*
realizácia WIRE OR.

2.2 Základné obvody riešenia číslicových obvodov

2.2.5 TTL logika

2.2.5.1 Modifikácie TTL logiky

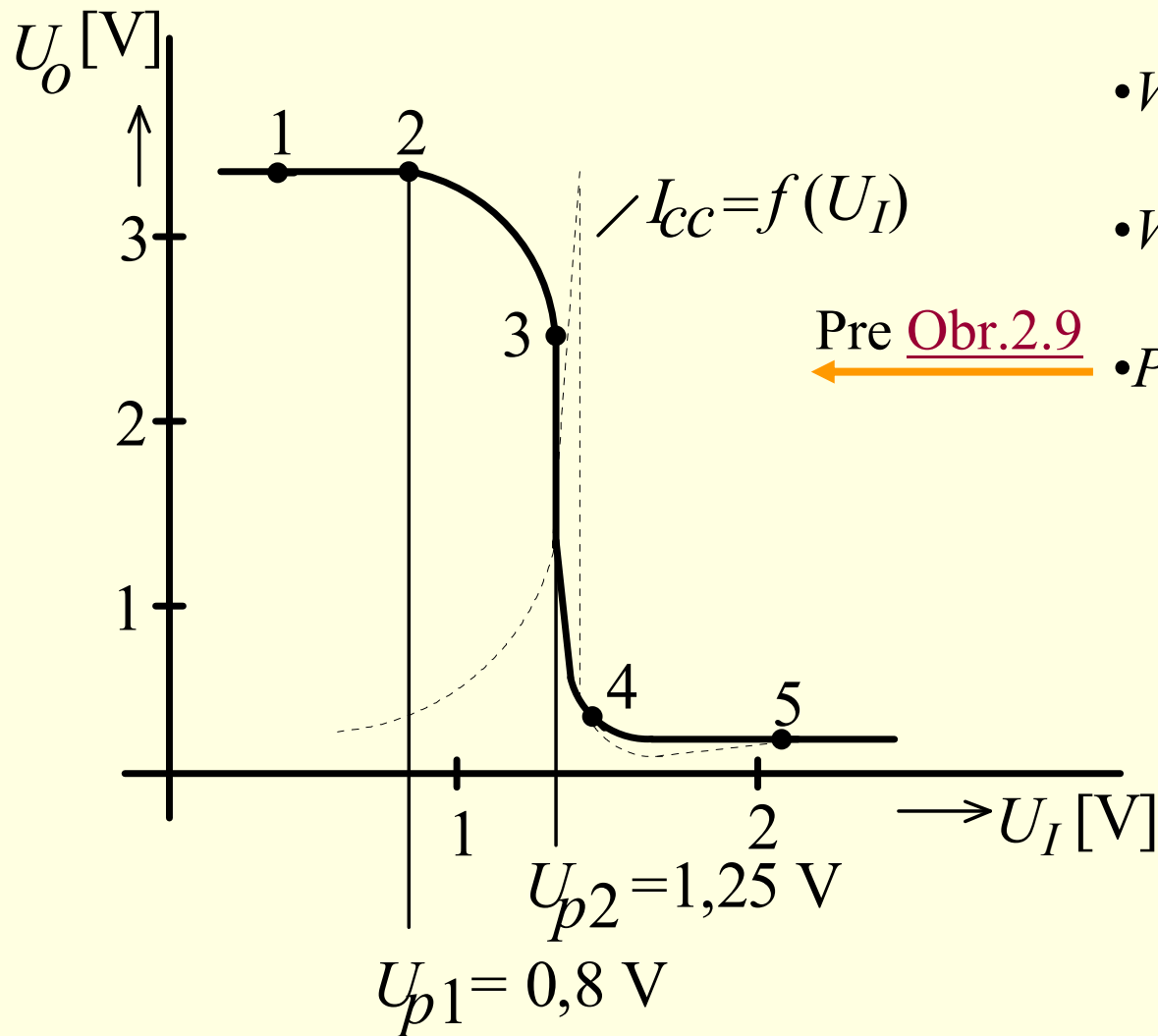
Tab.2.1 Typické hodnoty parametrov jednotlivých modifikácií TTL logiky.

Typ rady	Typové označenie	Oneskorenie [ns]	Logický zisk N	Výkon [mW/hradlo]
Štandardná	74	13-15	10	10-15
Nízko príkonová	74L	33	10	1,2
Schottkyho	74S	3	16	19

2.2 Základné obvodové riešenia číslicových obvodov

2.2.5 TTL logika

2.2.5.2 Základné charakteristiky TTL obvodov



• *Vstupná charakteristika*

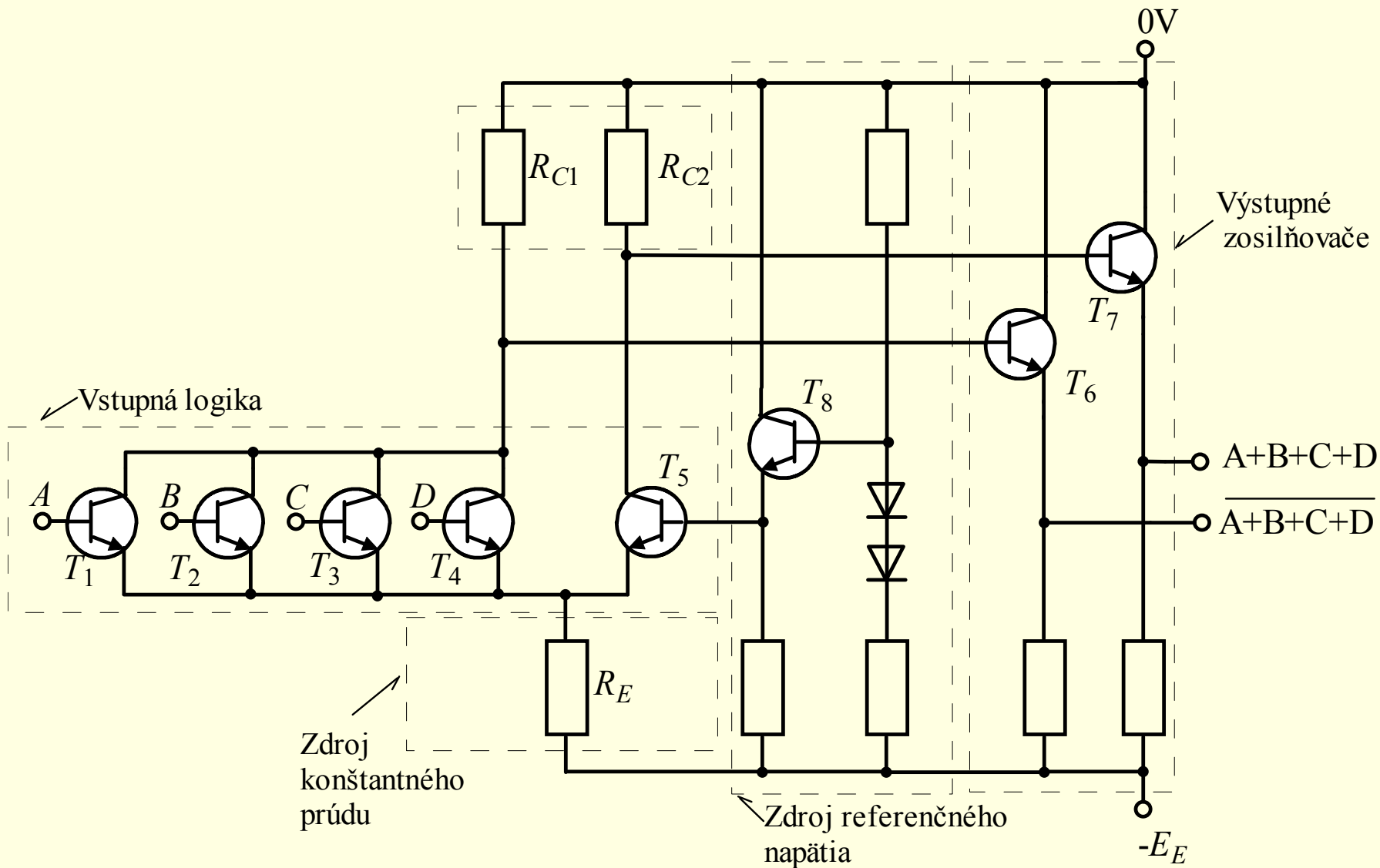
• *Výstupná charakteristika*

Pre [Obr.2.9](#)

• *Prenosová charakteristika*

2.2 Základné obvody riešenia číslicových obvodov

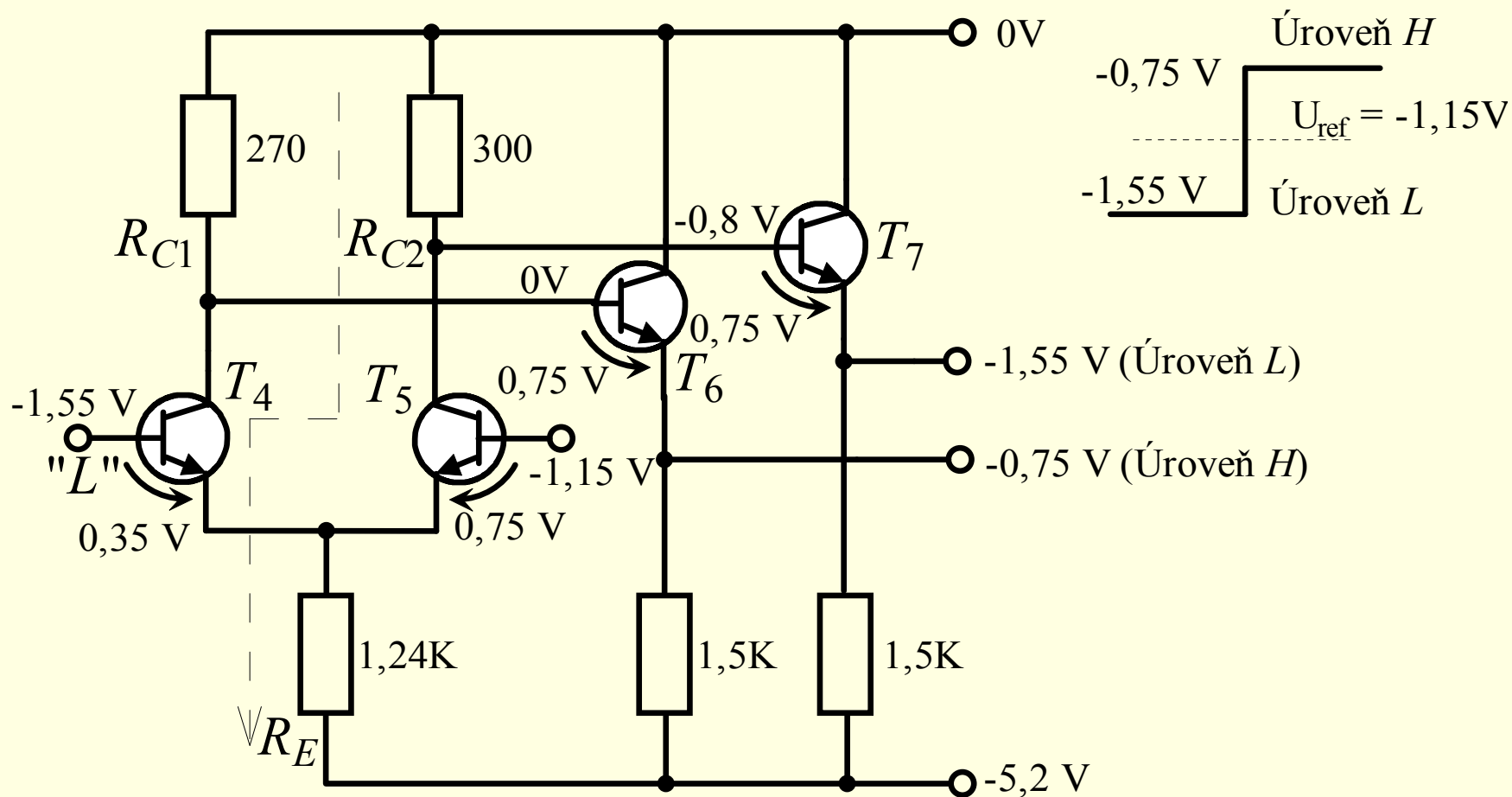
2.2.6 ECL logika



2.2 Základné obvody riešenia číslicových obvodov

2.2.6 ECL logika

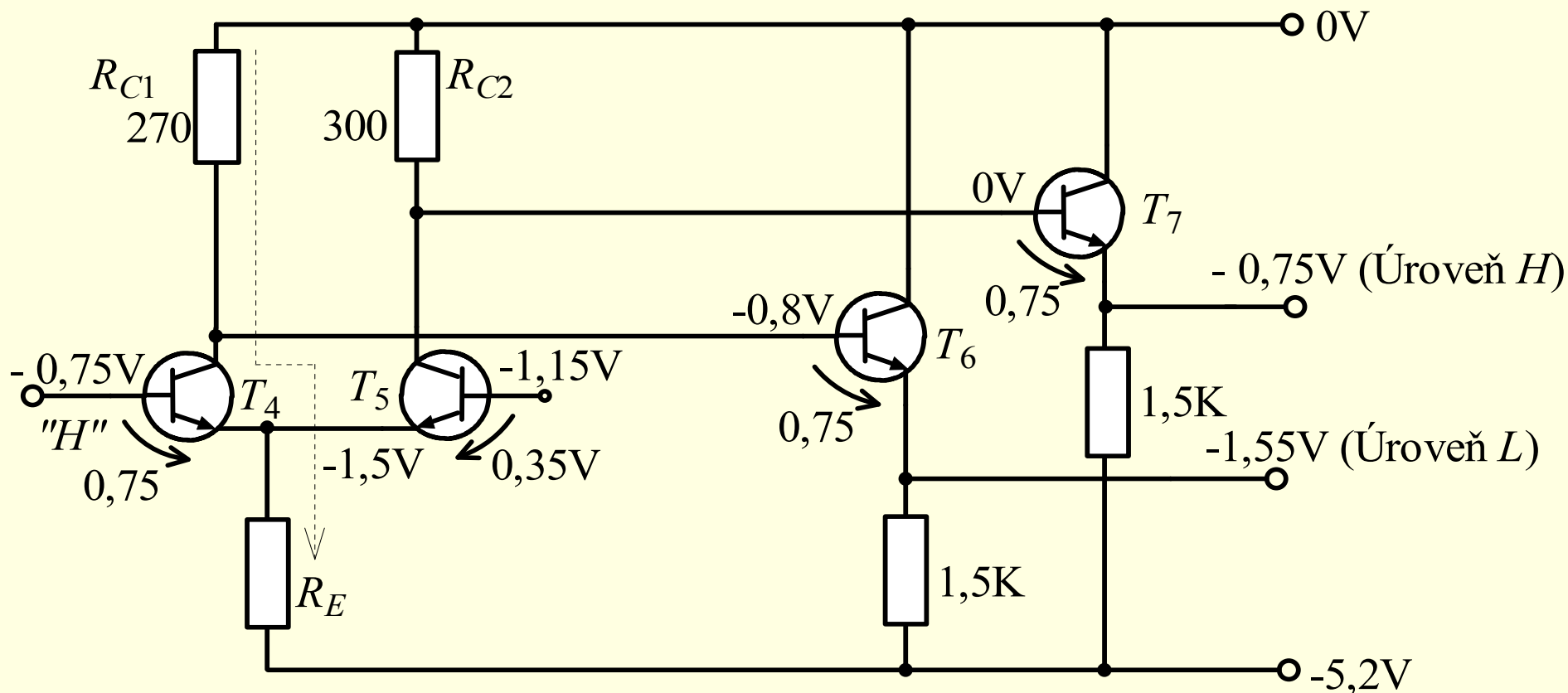
Príklad pracovných podmienok pre ECL obvody pri úrovni L na T_4



2.2 Základné obvody riešenia číslicových obvodov

2.2.6 ECL logika

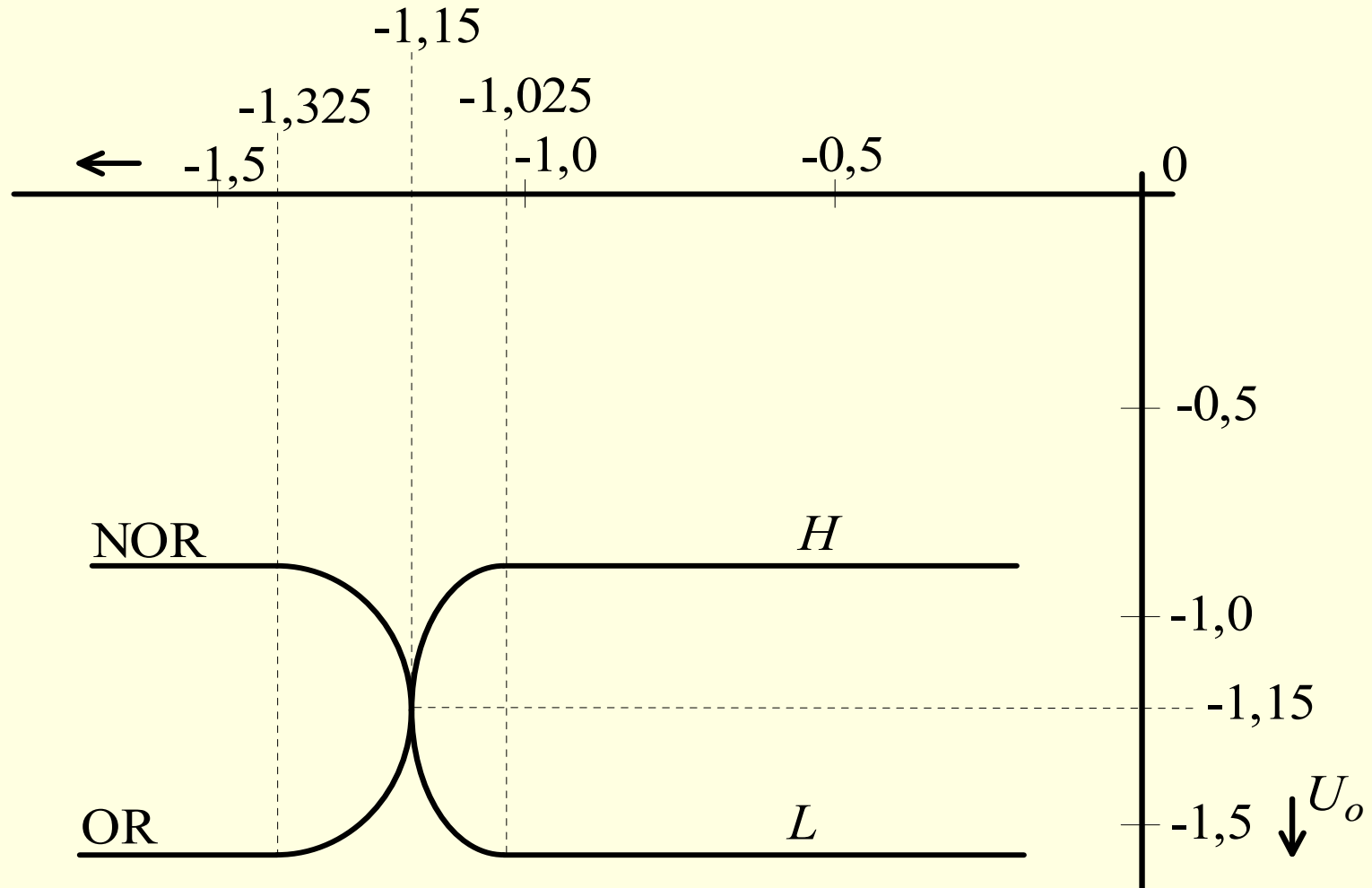
Príklad pracovných podmienok pre ECL obvody pri úrovni H na T_4



2.2 Základné obvody riešenia číslicových obvodov

2.2.6 ECL logika

2.2.6.1 Základné charakteristiky ECL obvodov



2.2 Základné obvody riešenia číslicových obvodov

2.2.6 ECL logika

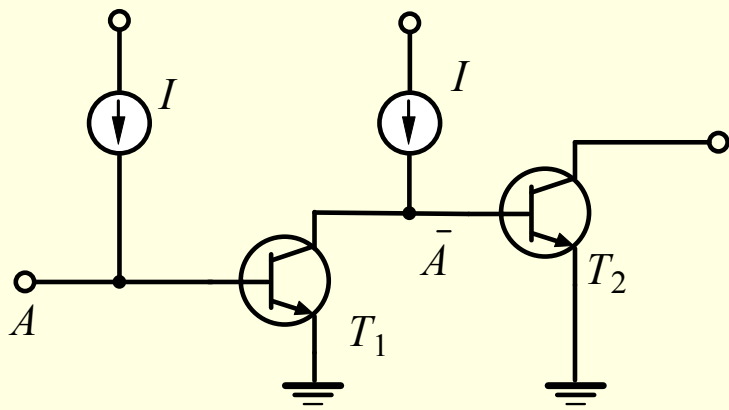
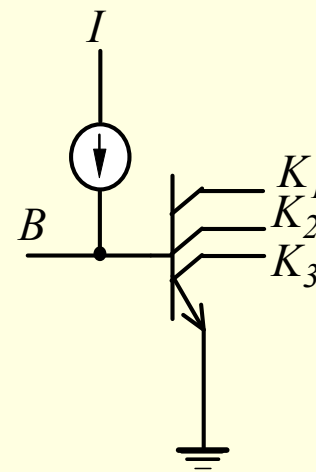
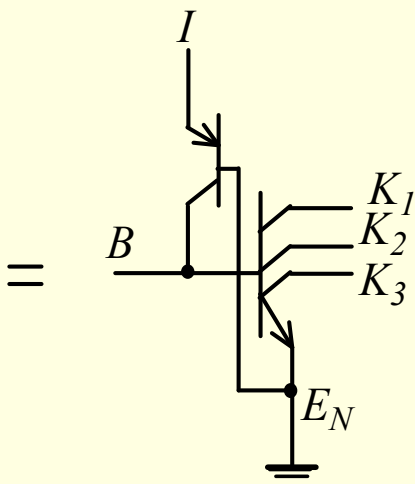
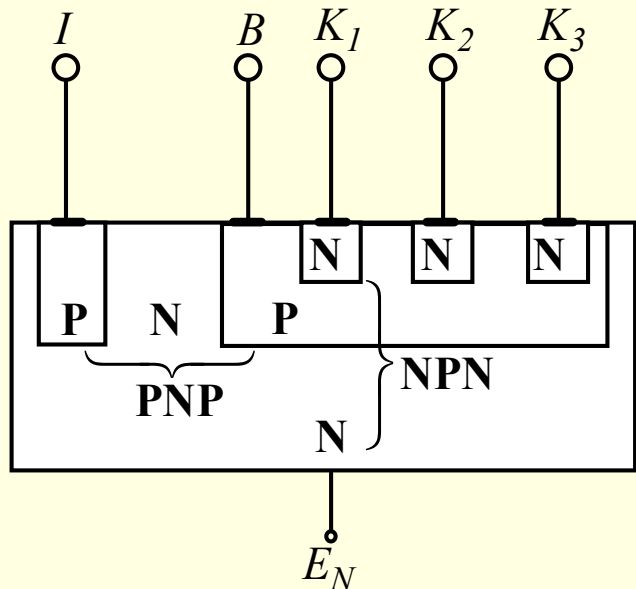
2.2.6.2 Výhody ECL

Základnou vlastnosťou obvodov ECL je ich *veľká rýchlosť*. V týchto obvodoch pracujú tranzistory v nenasýtenom stave, čím sa vylúči oneskorenie spôsobené nadbytočným nábojom tranzistora. K dosiahnutiu veľkých spínacích rýchlostí prispievajú aj malé rozkmity signálov a malé výstupné impedancie obvodov.

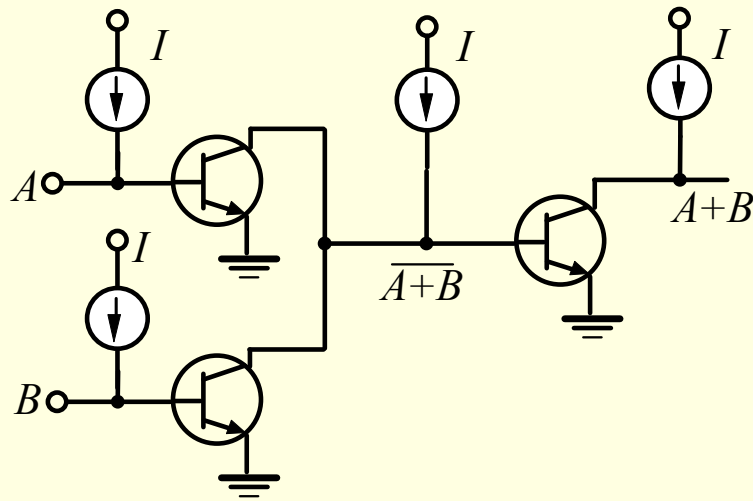
- Na napájanie postačuje *jeden zdroj* -5,2 V s pomerne veľkou toleranciou $\pm 20\%$.
- Vzhľadom k charakteru zapojenia obvodov ECL sa *veľkosti prúdov* zodpovedajúce jednotlivým stavom líšia iba *veľmi málo*.
- Malá výstupná impedancia obmedzuje vznik rušenia na spojovacích vodičoch a *zmenšuje vplyv záťaže* na výstupné úrovne.
- Malá výstupná a veľká vstupná impedancia umožňujú *veľký logický zisk* na vstupe a výstupe bez podstatného zhoršenia vlastností obvodu.
- Základné obvody ECL majú *komplementárne výstupy*, čo umožňuje zmenšiť potrebný počet obvodov až o 30%.

2.2 Základné obvody riešenia číslicových obvodov

2.2.7 I^2L logika



a)



b)

2.2 Základné obvody riešenia číslicových obvodov

2.2.7 I^2L logika

Vlastnosti obvodov I^2L možno zhrnúť do týchto bodov:

- Vzhľadom k jednoduchej realizácii základného obvodu - invertora, obvody I^2L umožňujú dosiahnuť vysoký stupeň integrácie.
- Obvody I^2L nevyžadujú podstatné zmeny v technologických postupoch oproti postupom používaným pri výrobe bipolárnych obvodov.
- Napájanie obvodov I^2L je 0,5 - 0,9V, čo je značne nižšie ako v iných obvodoch.
- Stratový výkon je pomerne malý a dosahuje hodnoty 1 pJ na jeden invertor.

Hlavným nedostatkom obvodov I^2L je rýchlosť, kt. je obmedzená režimom nasýtenia tranz., resp. potreba riešenia špeciálnych obvodov pre spoluprácu s obvodmi iných typov.

2.2 Základné obvody riešenia číslicových obvodov

2.2.8 MOS obvody

Základným delením pre MOS obvody je delenie podľa typu vodivosti kanála, a to:

- PMOS obvody s kanálom typu P,
- NMOS obvody s kanálom typu N,
- CMOS obvody s obidvoma typmi kanálov.

2.2 Základné obvody riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.1 Invertory MOS

Invertory MOS možno rozdeliť podľa nasledovných vlastností:

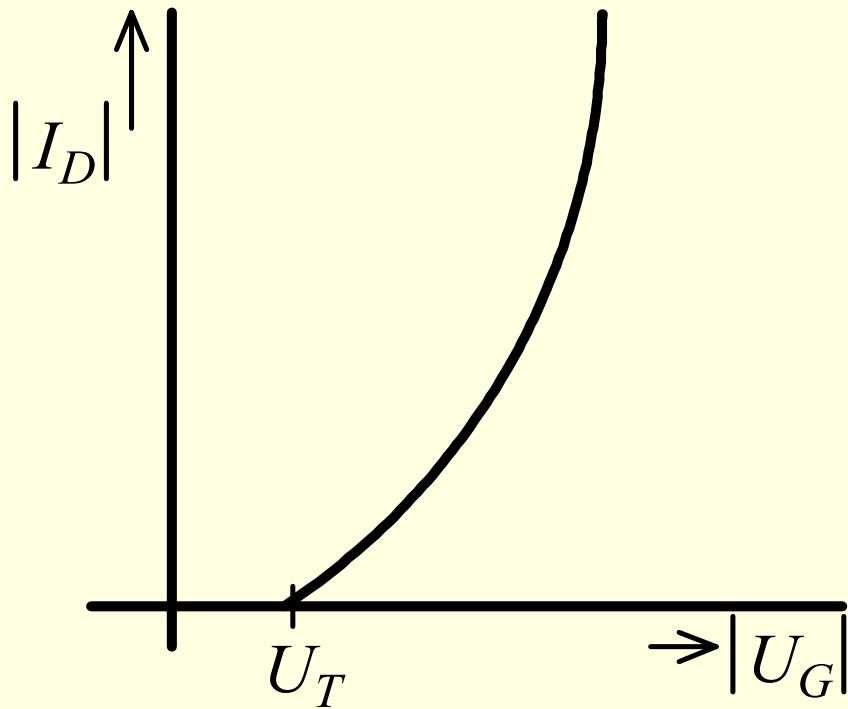
- typ kanála,
- dotovanie kanála,
- zvolený režim.

2.2 Základné obvodové riešenia číslicových obvodov

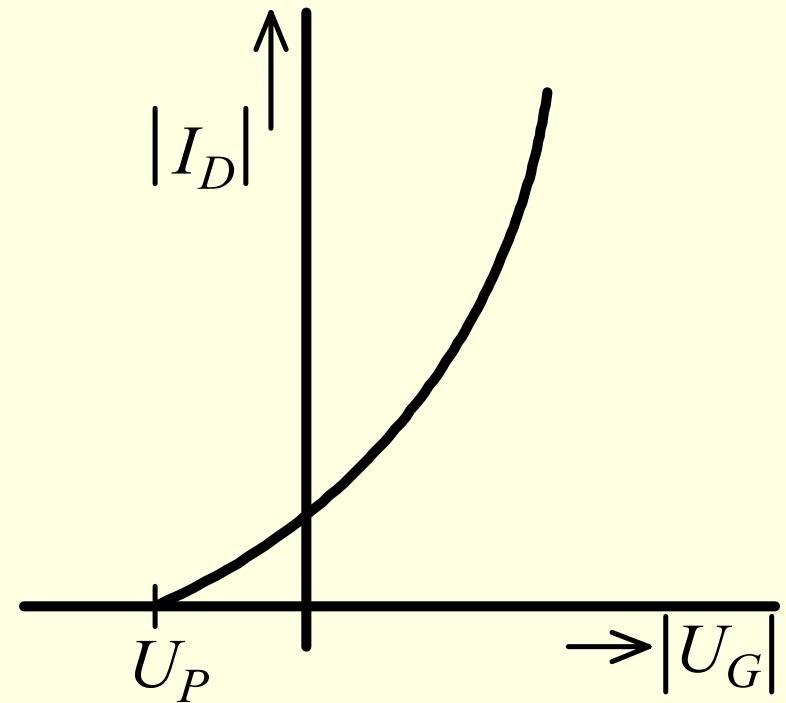
2.2.8 MOS obvody- 2.2.8.1 Invertory MOS

Invertory MOS možno rozdeliť podľa nasledovných vlastností:

- dotovanie kanála,



a)



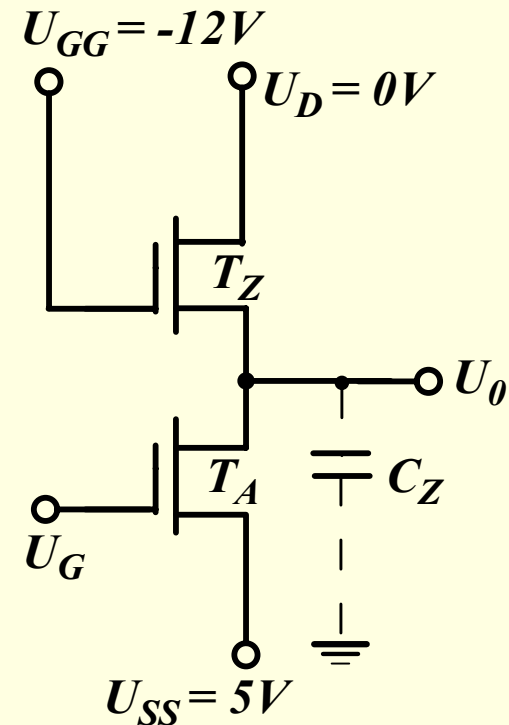
b)

2.2 Základné obvodové riešenia číslicových obvodov

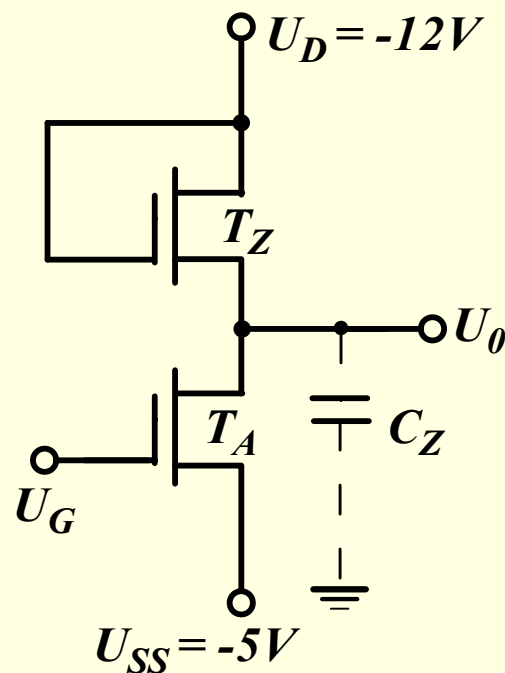
2.2.8 MOS obvody- 2.2.8.1 Invertory MOS

Invertory MOS možno rozdeliť podľa nasledovných vlastností:

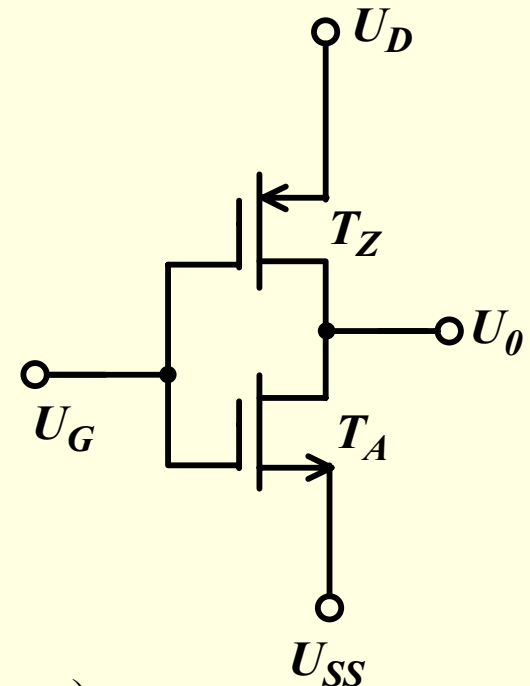
- zvolený režim.



a) T_Z v nenasýtenej oblasti-LT
 $|U_{GG} - U_T| > |U_D|$



b) T_Z v nasýtenej oblasti-LS
 $|U_{GG} - U_T| < |U_D|$

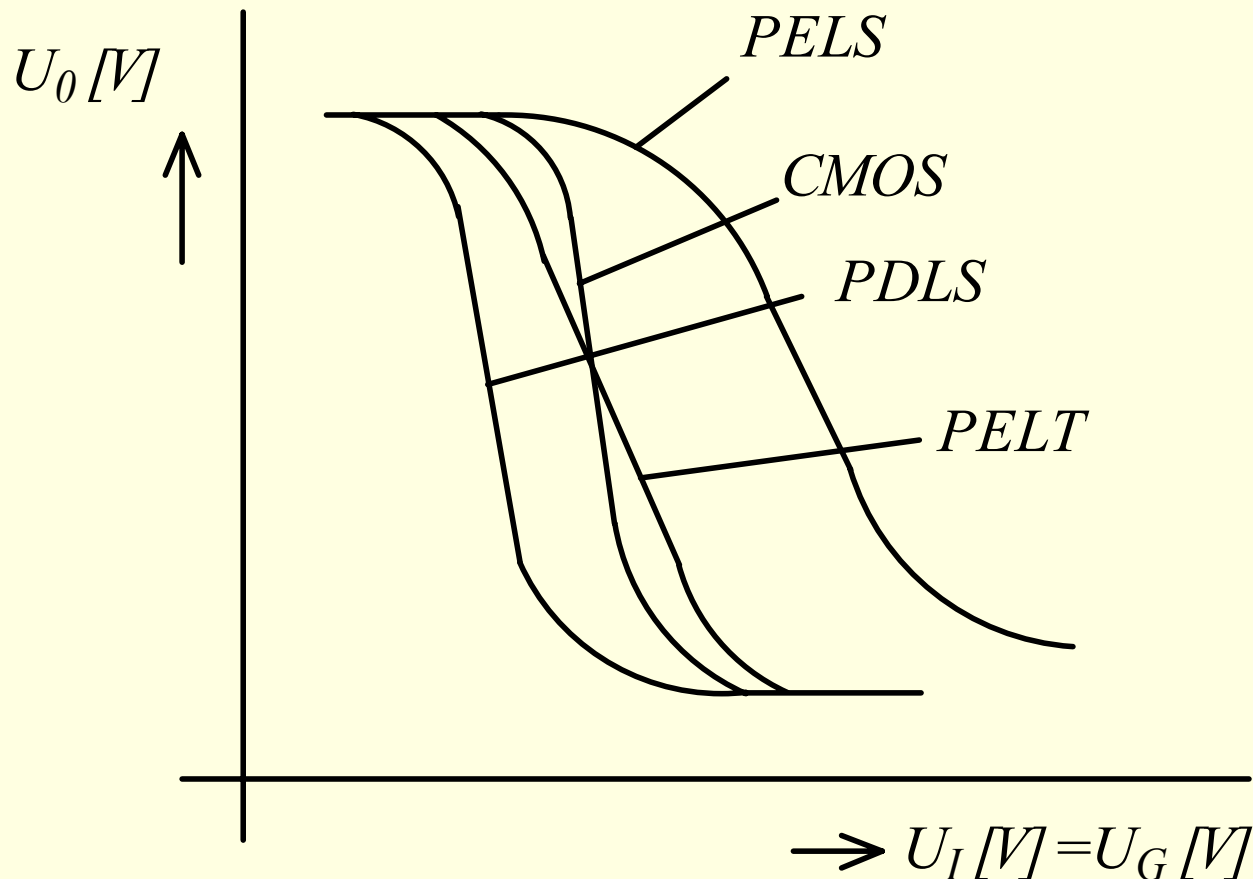


c)

2.2 Základné obvody riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.2 Základné charakt. invertora MOS

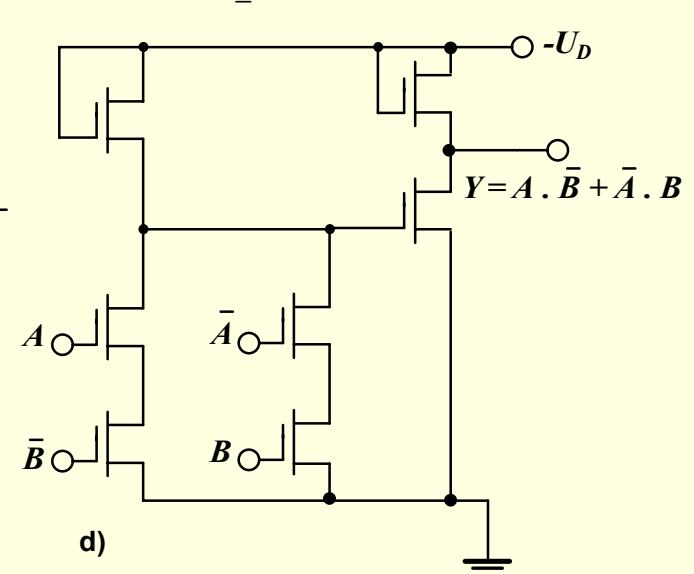
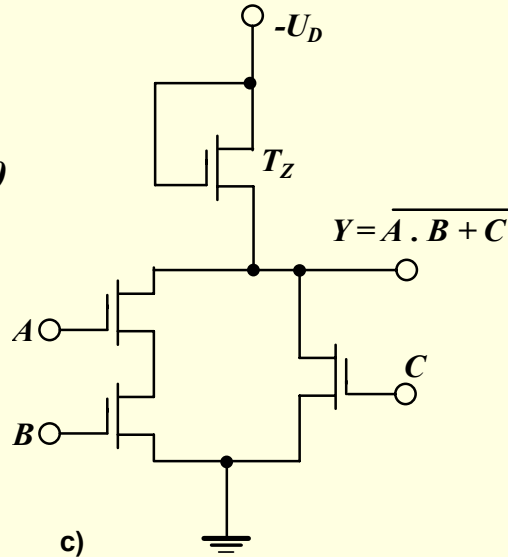
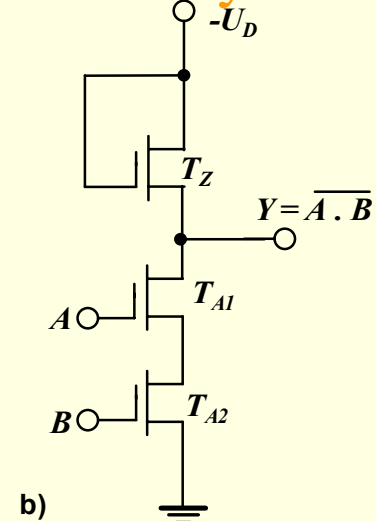
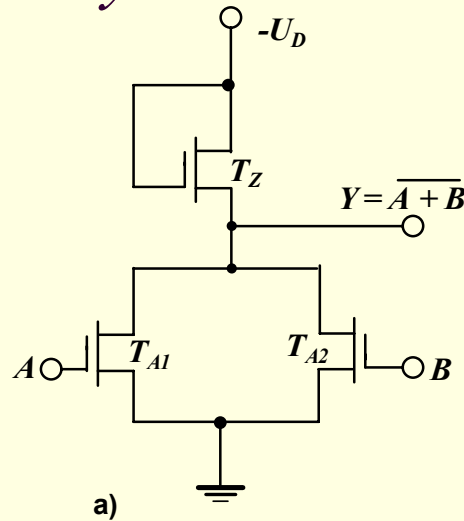
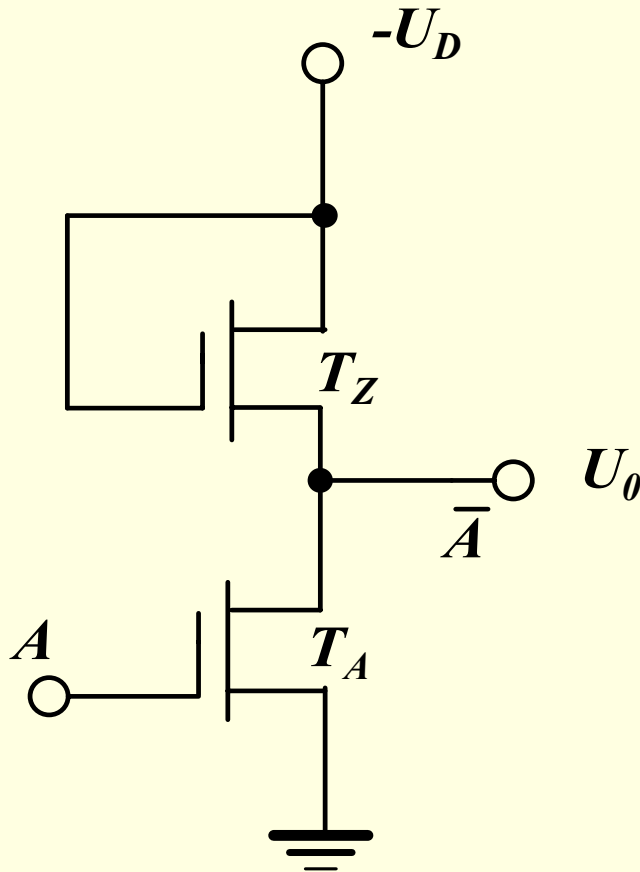
Základnou charakteristikou invertorov MOS je *prenosová charakteristika*.
Typické priebehy prenosových charakteristík MOS invertorov sú na Obr.



2.2 Základné obvodové riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.4 Statické obvody MOS

Statický invertor MOS

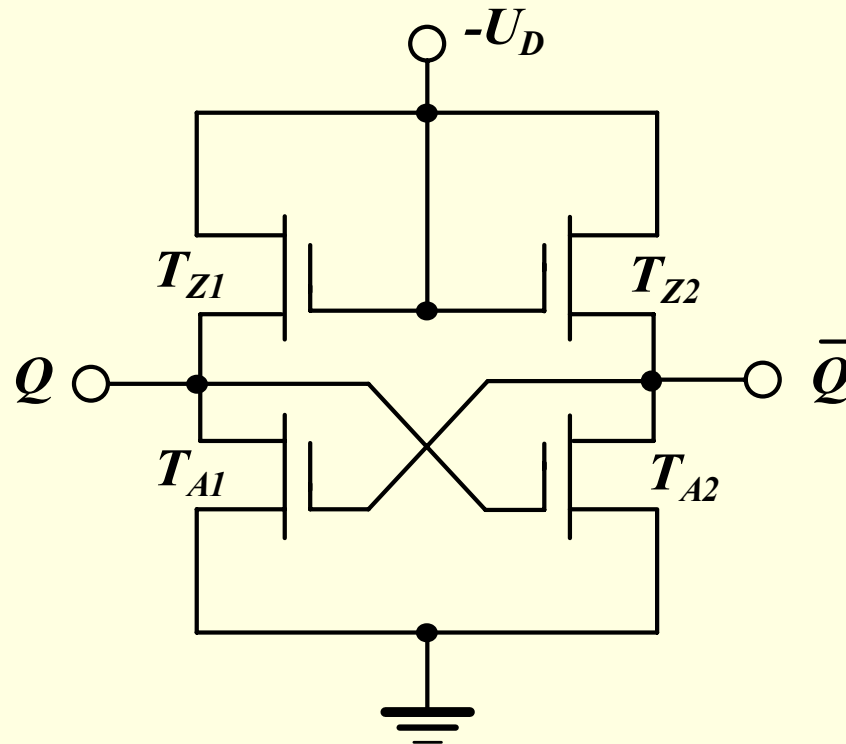


Príklady realizácie logických funkcií statických obvodov MOS

2.2 Základné obvody riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.4 Statické obvody MOS

Statický klopný obvod (má charakter bistabilného KO), ktorý tvorí najjednoduchšiu pamäťovú bunku



2.2 Základné obvodové riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.4 Statické obvody MOS

Výhody statických obvodov MOS sú:

- Funkčne sú analogické bipolárnym obvodom, čo umožňuje využiť všetky logické princípy aj pri návrhu týchto obvodov.
- Logické úrovne 0 a 1 sa uchovávajú v jednotlivých uzloch obvodu neobmedzený čas (ak nedôjde k prerušeniu energie), preto tieto obvody môžu pracovať s taktovacími impulzmi o ľubovoľnej perióde, resp. asynchrónne.
- Nevyžadujú výkonné generátory hodinových impulzov.

2.2 Základné obvodové riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.4 Statické obvody MOS

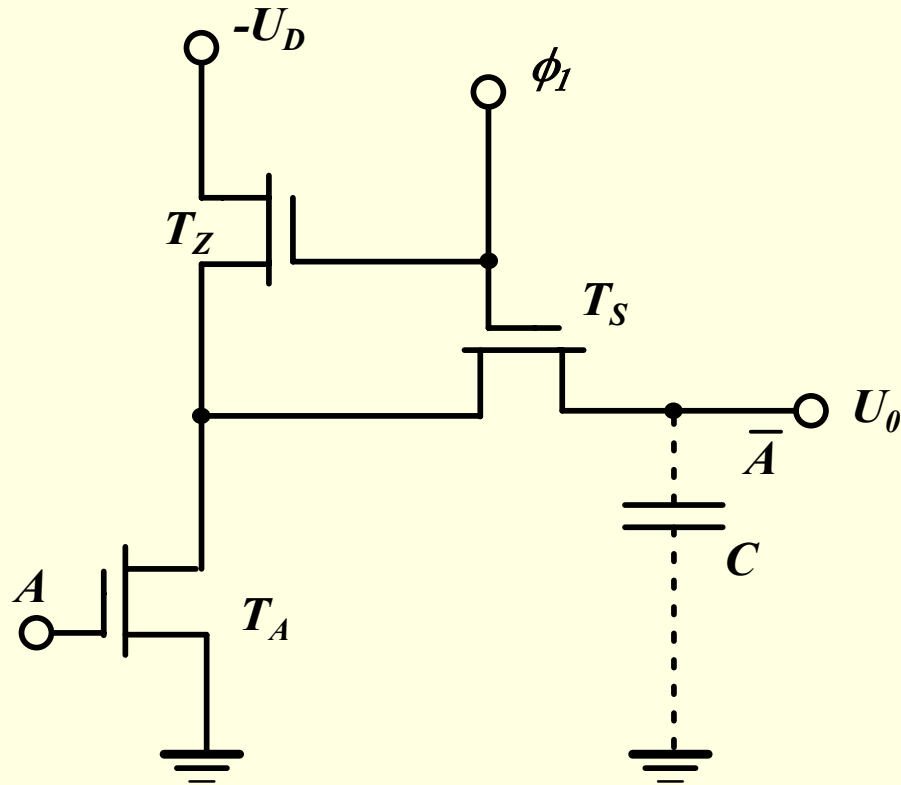
Nevýhody statických obvodov MOS sú:

- Väčšia spotreba v porovnaní s dynamickými MOS obvodmi, pretože vo vodivom stave aktívneho tranzistora sa čerpá energia zo zdroja.
- V statických obvodoch nemožno realizovať tzv. bezpomeroú logiku, čo znamená, že rozmery tranzistorov sú väčšie ako v dynamických bezpomeroých obvodoch (teda obvody zaberajú väčšiu plochu na čipe).
- Klopné obvody využívajú statické klopné obvody v bistabilnom režime, čo si vyžaduje viac tranzistorov.

2.2 Základné obvody riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.5 Dynamické obvody MOS

Dynamický invertor MOS

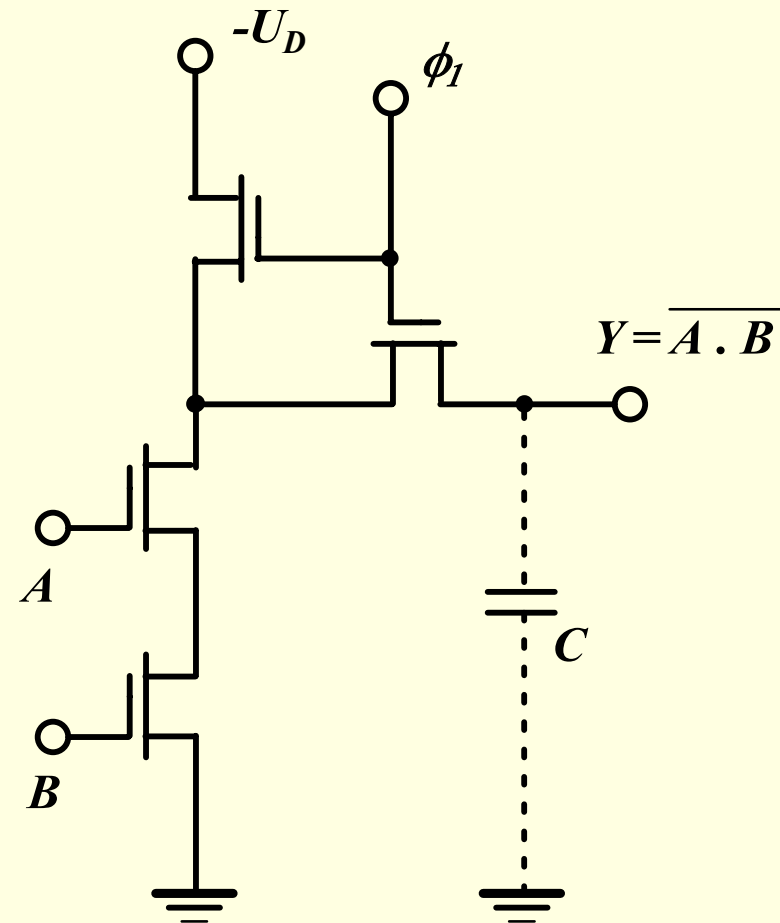
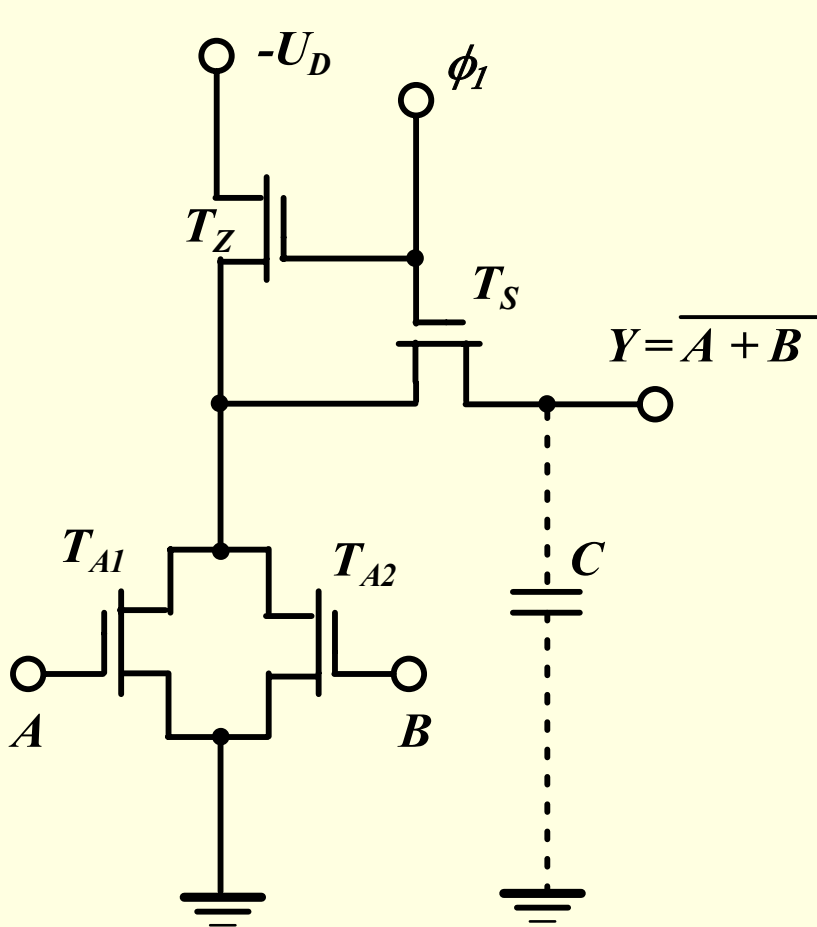


Uvedený princíp dynamického invertora umožňuje realizovať iba *pomerovú logiku*, pre ktorú je charakteristické, že logické úrovne H a L sú ovplyvnené pomerom odporov aktívneho a zaťažovacieho tranzistora, teda dochádza k deleniu napätia $-U_D$.

2.2 Základné obvody riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.5 Dynamické obvody MOS

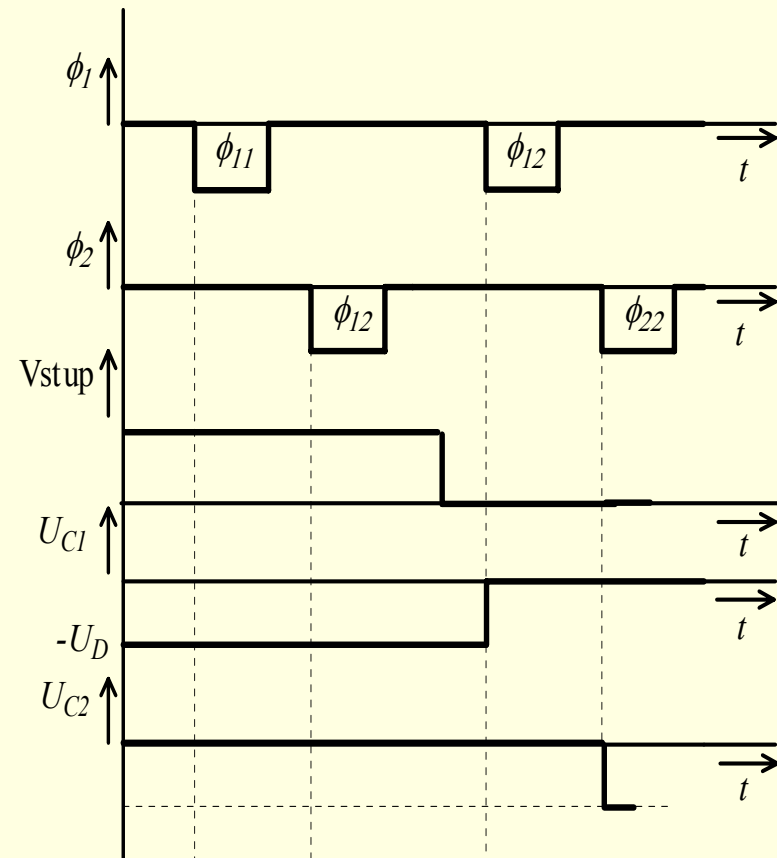
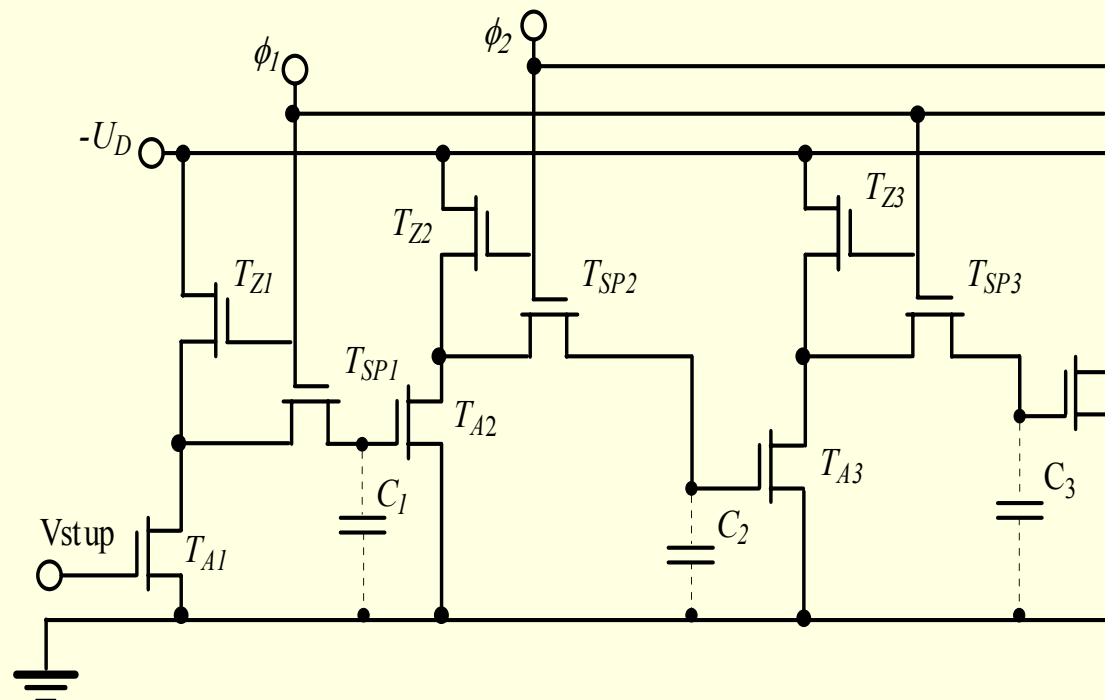
Príklady realizácie logických funkcií dynamických MOS obvodov



2.2 Základné obvody riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.5 Dynamické obvody MOS

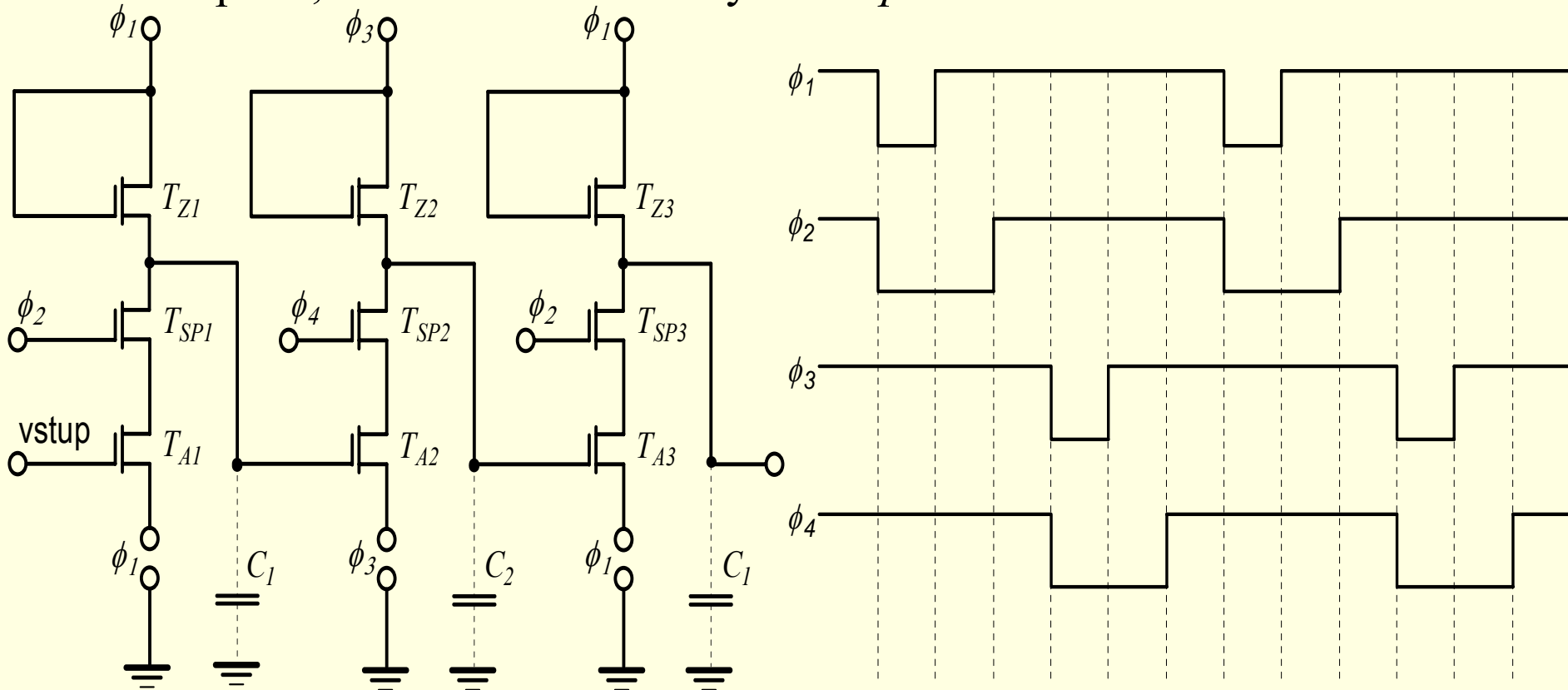
Dvojfázové pomerové dynamické obvody MOS využívajú posun informácie v dynamických obvodoch, čo predstavuje jeden z možných spôsobov obnovovania informácie, resp. určitú logickú operáciu. Aj tieto obvody sú pomerové.



2.2 Základné obvody riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.5 Dynamické obvody MOS

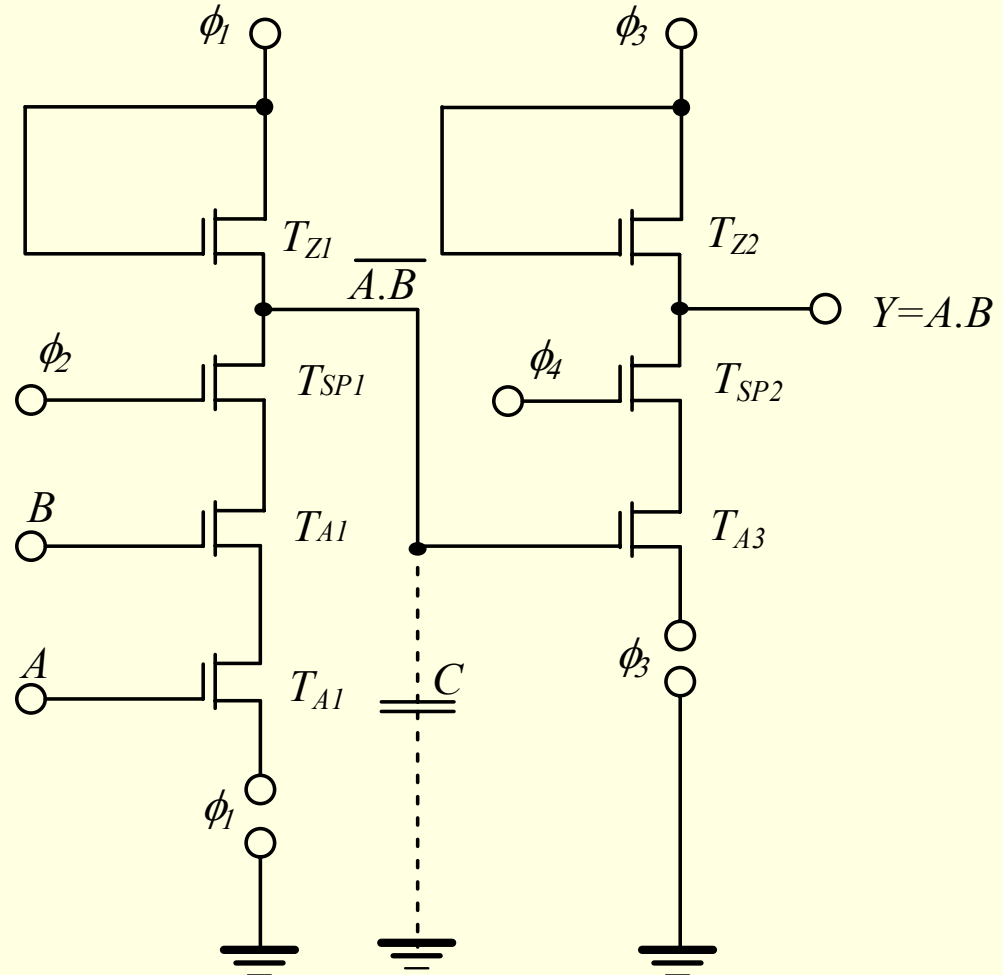
Štvorfázové bezpomerové obvody MOS využívajú odlišné princípy ako dvojfázové pomerové obvody. Vzhľadom na to, že tranzistory T_A sú napájané z oboch strán v čase nabíjania kondenzátorov, tieto sa nabíjajú na hodnoty rovné amplitúdam týchto hodinových impulzov, nedochádza k deleniu napätia, teda uvedené obvody sú *bezpomerové*.



2.2 Základné obvody riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.5 Dynamické obvody MOS

Logické funkcie v štvorfázových obvodoch MOS sa realizujú analogicky ako v dvojfázových obvodoch. Príklad hradla AND je na Obr.



2.2 Základné obvody riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.5 Dynamické obvody MOS

Výhody dynamických pomerových obvodov možno zhrnúť do týchto bodov:

- Menšia spotreba energie ako v statických obvodoch MOS.
- Menší počet tranzistorov ako v statických obvodoch MOS, pretože vo funkcii vnútornej pamäti sa využívajú kondenzátory.
- Väčšia šumová imunita.
- Menší potrebný výkon generátora hodinových impulzov ako v bezpomerových dynamických obvodoch.

Oproti dynamickým bezpomerovým obvodom majú dynamické pomerové obvody tieto nevýhody:

- Väčšia spotreba energie ako v bezpomerových obvodoch.
- Menšia hustota integrácie v porovnaní s dynamickými bezpomerovými obvodmi.

2.2 Základné obvody riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.5 Dynamické obvody MOS

Výhody dynamických bezpomeroých obvodov sú:

- Extrémne malá spotreba energie.
- Veľká hustota integrácie, čo vyplýva z možnosti bezpomeroých obvodov zmenšiť rozmery tranzistorov.
- Väčšia operačná rýchlosť, ktorá vyplýva z malých časových konštánt pri nabíjaní kondenzátorov.

Nevýhody dynamických bezpomeroých obvodov sú:

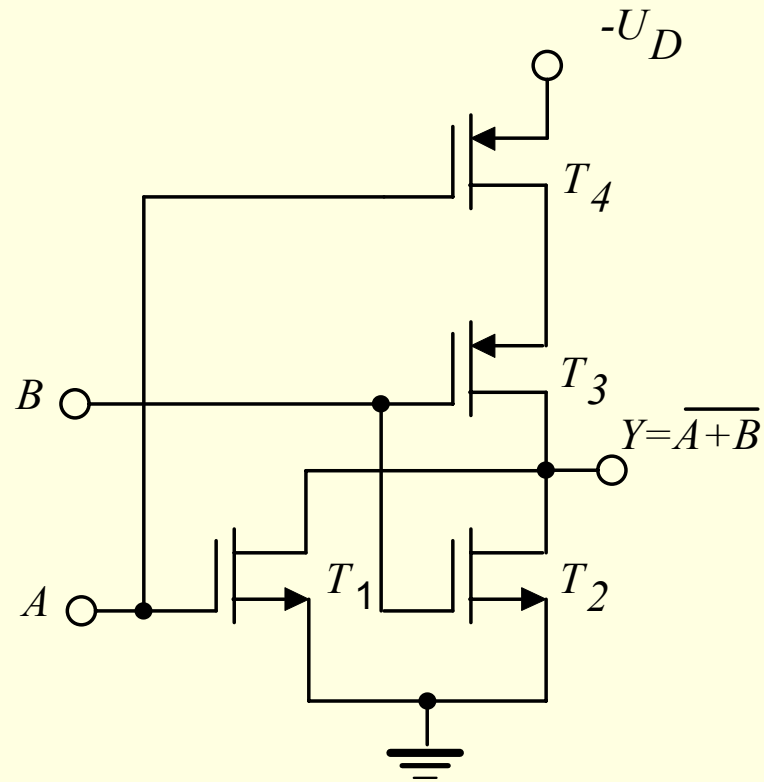
- Väčší výkon zdroja hodinových impulzov v porovnaní s dvojfázovými obvodmi.
- Potreba rozvodu štvorfázových hodinových impulzov, čo komplikuje topológiu obvodov a návrh masiek.

2.2 Základné obvodové riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.6 Obvody CMOS

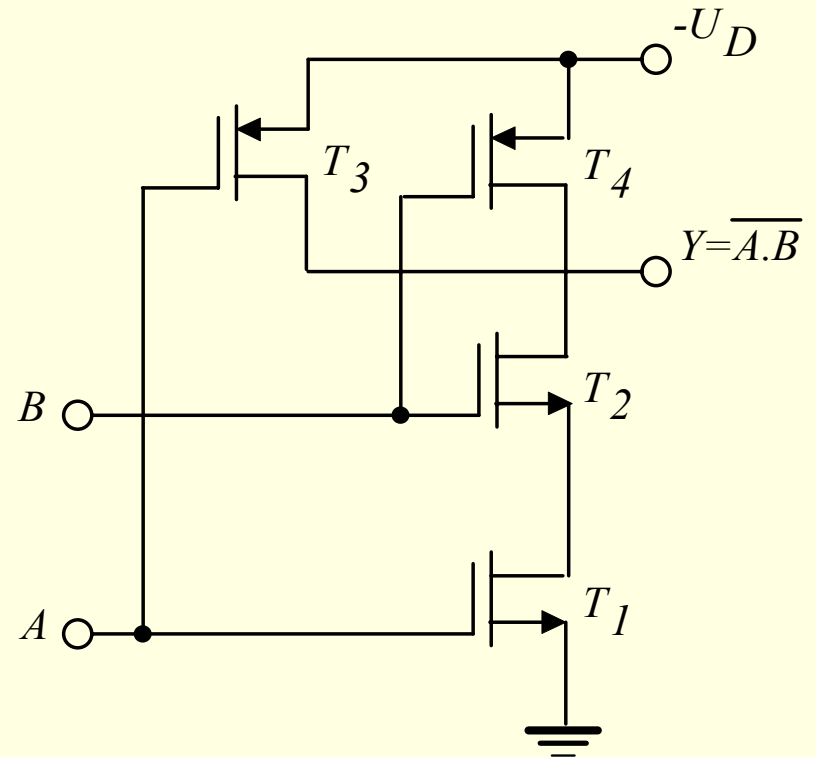
Príklady realizácie logických funkcií obvodov CMOS

NOR



a)

NAND



b)

2.2 Základné obvodové riešenia číslicových obvodov

2.2.8 MOS obvody- 2.2.8.6 Obvody CMOS

Základné výhody CMOS obvodov sú:

- Extrémne nízka spotreba energie v statickom režime (rádové mW).
- Relatívne veľká pracovná rýchlosť.
- Vysoká šumová imunita.
- Široký rozsah napájacích napätí (3 až 15 V)
- Pomerne veľký logický zisk.

2.2 Základné obvody riešenia číslicových obvodov

2.3 Porovnanie obvodov realizujúcich log. funkcie

Parameter	TTL	ECL	I ² L	PMOS	NMOS	CMOS
Plocha hradla [μm^2]	12,5 - 37,5	12,5 - 31	2,5 - 3,7	5-7	3,7-5	6,25 - 18,7
Oneskorenie hradla [ns]	3-10	0,5-2	5	100	40-100	15-20
Príkonnosť hradla [mW]	1-3	5-15	0,2	2-3	0,2-0,5	0,001
Príkonnosť x rýchlosť [pJ]	10	10	1	200	10-50	3
Logický zisk	10	25	8	5	5	100