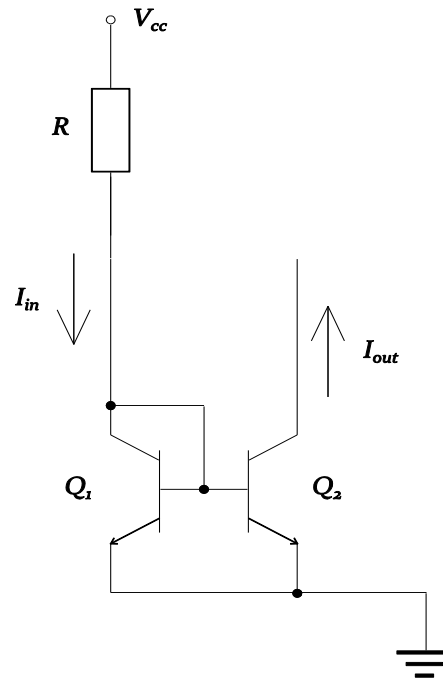


Príloha A: Prúdové zrkadlo

Najjednoduchšie prúdové zrkadlo, je jednoduchý Widlarov prúdový zdroj. Je tvorený dvoma tranzistormi a jedným rezistorom. Toto zapojenie je ukázané na Obr. 40 [1].



Obr. 40 jednoduché prúdové zrkadlo Widlarov zdroj [1]

V tomto zapojení je kolektor a báza tranzistora Q_1 spoločne prepojená. V takomto zapojení pracuje tranzistor ako dióda. Keďže tranzistor Q_1 pracuje ako dióda, dá sa sformulovať vzťah na výpočet I_{IN} . V ňom figuruje V_{BE} , ktoré je väčšinou $V_{BE} = 0,6V$. Táto hodnota sa môže ale líšiť podľa technológie výroby tranzistora. Potom sa vo výsledku vyvodí nasledujúci vzťah (58) [1].

$$I_{IN} = \frac{V_{CC} - V_{BE}}{R} \quad (58)$$

Je samozrejmé, že I_{out} je závislé od V_{BE2} . Potom podľa druhého Kirchhoffovho zákona sa dá vyvodiť:

$$V_{BE2} = V_T \ln \frac{I_{C2}}{I_{S2}} = V_{BE1} = V_T \ln \frac{I_{C1}}{I_{S1}} \quad (59)$$

Keďže V_T je konštanta a použijeme identické tranzistory kde $I_{S1}=I_{S2}$, potom aj prúdy I_{C1} a I_{C2} by sa mali rovnať. Z prvého Kirchhoffovho zákona sa dá napísať tento vzťah (60) [1].

$$I_{IN} - I_{C1} - \frac{I_{C1}}{\beta_F} - \frac{I_{C2}}{\beta_F} = 0 \quad (60)$$

Potom po úprave sa dá prepracovať na novú závislosť vyjadrujúcu veľkosť výstupného prúdu prúdového zrkadla [1].

$$I_{OUT} = \frac{I_{S2}}{I_{S1}} I_{C1} = \left(\frac{I_{S2}}{I_{S1}} I_{IN} \right) \left(\frac{1}{1 + \frac{1 + (I_{S2}/I_{S1})}{\beta_F}} \right) \quad (61)$$

Nesmie sa ale zabúdať, že veľkosť prúdu I_{C1} a I_{C2} jednotlivých vetvách závisí aj od napätia medzi kolektorom a emitorom V_{CE} a od Earlyho napätia V_A , čo je konštanta týkajúca sa technológie výroby tranzistora. Potom pre výstupný prúd je možné sformulovať výraz [1]:

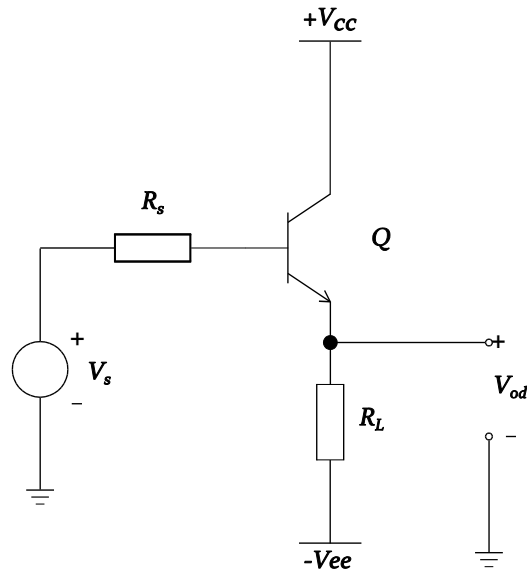
$$I_{OUT} = \frac{I_{S2}}{I_{S1}} I_{IN} \frac{1 + \frac{V_{CE2} - V_{CE1}}{V_A}}{1 + \frac{1 + (I_{S2}/I_{S1})}{\beta_F}} = \frac{I_{S2}}{I_{S1}} I_{IN} \epsilon \quad (62)$$

Kde v tomto vzťahu figuruje ϵ ako prúdový chybový zisk. Nesmie sa taktiež zabúdať na výpočet výstupného odporu ktorého spôsob výpočtu je [1]:

$$R_0 = r_0 = \frac{V_A}{I_{C2}} \quad (63)$$

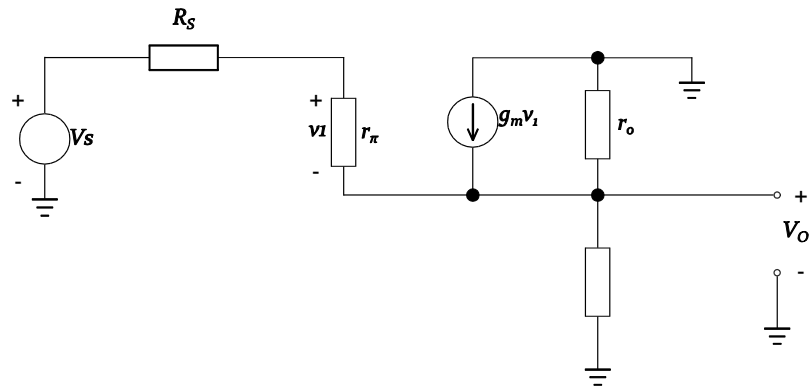
Príloha B: Emitorový sledovač

Zapojenie emitorového sledovača je inak nazývané aj ako zapojenie so spoločným kolektorom. Charakteristickým rysom tohto zapojenia je to, že signál sa privádza na bázu tranzistora a za výstupnú svorku je považovaný emitor. Jednoduché zapojenie takéhoto obvodu je zobrazené na Obr. 41. [1]



Obr. 41 emitorový sledovač [1]

Z pohľadu veľkých signálov je výstupné napätie ekvivalentné vstupnému napätiu mínus napätie na medzi názou a emitorom V_{BE} . Ak napätie V_{BE} je konštantné, výstupné napätie V_0 tohto zapojenia bude ekvivalentné vstupnému napätiu V_s zmenšenému o konštantný ofset a malo signálový zisk, ktorý v tomto zapojení bude takmer rovný jednej. Práve kvôli tomuto javu sa toto zapojenie nazýva emitorový sledovač. Pretože výstupné napätie na emitore sleduje vstupné napätie na báze tranzistora. V praxi však napätie na rozhraní báza-emitor nie je konštantné, pretože z časti závisí od veľkosti kolektorového prúdu I_c a jeho hodnota sa v čase mení. Okrem toho V_{BE} závisí aj od veľkosti napätia V_{CE} , ak sa Earlyho napätie V_A nepovažuje za nekonečne veľké. Preto je ľahšie popísať tento jav v oblasti malých signálov na hybridnom π -modely tranzistora. Takýto model z zapojení so spoločným kolektorom je znázornený na Obr. 42.

Obr. 42 emitorový sledovač z π -modelu [1]

Keď narastá vstupné napätie V_s , vzrastá aj výstupné napätia V_o , pretože narastá veľkosť výstupného prúdu i_o . Kľúčovým bodom tohto zapojenia je to, že je unilaterálne, a teda vstupná impedancia závisí od zaťažovacieho odporu R_L , výstupná od hodnoty odporu zdroja R_S . Z prvého Kirchhoffovho zákona sa dá pre zapojenie na Obr. 42 napísať nasledujúci vzťah.[1]

$$\frac{v_s - v_o}{R_S + R_\pi} + \beta_0 \left(\frac{v_s - v_o}{R_S + R_\pi} \right) - \frac{v_o}{R_L} - \frac{v_o}{r_o} = 0 \quad (64)$$

Jeho úpravou sa dá dosiahnuť rovnica hovoriaca o prenose napätia:

$$\frac{v_o}{v_i} = \frac{1}{1 + \frac{R_S + R_\pi}{(\beta + 1)(R_L \parallel r_o)}} \quad (65)$$

Aj bázový odpor r_b je významný. On už je však zahrnutý vo výpočte v R_S . Napät'ový zisk bude vždy menší ako jedna, ale jeho hodnota bude vždy okolo jednej v prípade, že: $\beta(R_L \parallel r_o) \gg (R_S + r_\pi)$. Keď $r_\pi \gg R_S$, $\beta \gg 1$ a $r_o \gg R_L$, potom môže byť tento vzťah zjednodušený na [1]:

$$\frac{v_o}{v_i} \cong \frac{g_m R_L}{1 + g_m R_L} \quad (66)$$

Na výpočet vstupného odporu sa použije náhrada pri ktorej sa odstráni vstupný zdroj a jeho vnútorný odpor a nahradí Theveninovým náhradným zdrojom. Potom použitím prvého Kirchhoffovho zákona a rôznymi úpravami sa dá dostať k výsledku.[1]

$$R_i = r_\pi + (\beta + 1)(R_L || r_o) \quad (67)$$

Hlavnou vlastnosťou emitorového sledovača je vstupný odpor, ktorý je ekvivalentný r_π plus $(\beta+1)$ zväčšená rezistivita emitora pripojeného ako virtuálna zem pre malé signály. Teraz je potrebné sa zamerať na výpočet výstupného odporu. Odstránením zaťažovacieho odporu R_L a nájdením Theveninovej náhrady, ktorá sleduje obvod z výstupu na vstup sa dosiahne požadovaného výsledku. Napopis obvodu sa použije testovací prúd, ktorý pochádza z tohto Theveninovho zdroja. Potom rôznymi úpravami sa dá dostať k výslednému vzťahu:

$$R_o = \frac{v_t}{i_t} = \left(\frac{r_\pi + R_S}{\beta + 1} \right) || r_o \cong \frac{1}{g_m} + \frac{R_S}{\beta + 1} \quad (68)$$

Emitorový sledovač sa vyznačuje vysokou vstupnou rezistivitou, nízkou výstupnou rezistivitou a napät'ovým ziskom rovným takmer jednej. Je široko uplatňovaný ako odeľovač impedancií.

Príloha M: Poznámky k návodu práce s IC Studio

Najdôležitejšie doplnenie návodu sa týka spôsobu vytvárania Netlistu pri kontrole LVS. V návode chýba jeden krok. Po nastavení parametrov v sekcii Setup SPICE Netlister a Eldo 2 Calibre je potrebné ešte pred opätovným sa prekliknutím do Layoutu kliknúť na ikonku vytvorenia Netlistu v ľavej lište ponuky.

Principiálne schémy je možné kopírovať medzi jednotlivými Cellmi iba ich označením a stlačením tlačidla C. V layoute je potrebné označený návrh cez pravé tlačidlo skopírovať do Clipboardu odkiaľ je ho možné v inom Celly vybrať. Tam stačí kliknúť na edit > paste.

Pri kopírovaní tranzistorov či vií sa treba poriadne ubezpečiť, či sme označili všetky vrstvy dôkladne. V inom prípade obzvlášť niektoré priesvitné vrstvy v tranzistoroch vedú ostať na pôvodnom mieste.

V layoute je vhodnou a často využívanou pomôckou ruler, teda pravítko. Ostane na danom mieste, kde sa nakreslí, nedá sa prenášať. Avšak po reštarte vývojového prostredia je ich nutné vytvoriť odznova. Pravítka sa nachádzajú v Easy Edit > Ruler.

Niekedy pri úprave návrhu je potrebné zväčšiť plochu vodivej cesty. Nie je potrebné ju dokresľovať či nahrádzať novou. Pri držaní tlačidla Ctrl a neskorším kliknutí na hranu vodivej cesty sa označí iba ona. Opätovným kliknutím na tú hranu a ťahaním sa dá zväčšiť vodivá cesta.

Pre jednoduchší prístup k napájaniu a odtieneniu obvodu od zvyšku čipu je vhodné celý návrh obkolesiť vodivými cestami na ktorých bude napájanie. Od začiatku treba myslieť na to, že na MET1 vrstve je potrebné viesť nižší potenciál kvôli neskoršiemu jednoduchšiemu prepojeniu so substrátom.

Podľa katalógu a DCOP analýzy je potrebné upraviť aj rozmery rezistorov podľa prúdovej hustoty ako v schéme tak i layoute. Keďže layout má vlastné pravidlá na vytvorenie odporov, môžu neskôr vzniknúť problémy pri kontrole LVS. Taktiež môže Layout vytvoriť rezistory netradičných tvarov, obzvlášť pri ich malých hodnotách, takéto treba zväčšiť a nahradiť ich paralelnou kombináciou rovnakých, aby sa dosiahol vo výsledku rovnaký odpor. Z tohto dôvodu je potrebné návrh vytvárať súčasne v schéme i layoute a dôkladne skontrolovať, čo nám obvod dovolí. Nesmieme zabudnúť vytvoriť a upraviť paralelnú kombináciu aj v principiálnej schéme, pre potreby LVS.

Výsledky simulácií sa dajú prenášať medzi rôznymi cellmi. To je vhodné pri simulovaní symbolu a porovnávaní charakteristík s principiálnou schémou. Stačí vytvoriť simuláciu v jednom aj druhom celly kvôli porovnaniu najlepšie za rovnakých podmienok. Potom stačí pri vykreslení grafu v EZ wave, kliknúť na File > open. Nájsť podľa mena požadovanú simuláciu v inom celly a ona sa sama pridá pod našu simuláciu. Potom už iba jednoduchým presunom sa dajú obe charakteristiky vykresliť do jednej.

Pre vytvorenie vektorových obrázkov či z layoutu, schémy, alebo samotných charakteristík, stačí kliknúť na tlačíť a nastaviť tlač do súboru vo formátoch ps a eps.

Pri simulovaní symbolu z layoutu môže nastať chyba nekompatibility, ktorú LVS neodhalí, ale až check pri simulovaní symbolu. Pre jej odstránenie je potrebné skontrolovať, či sú rovnako pomenované vývody v layoute a principiálnej schéme. Potom je potrebné v jednom z návrhov názvy premenovať aby došlo k zhode, vytvoriť nový pex a z neho nový symbol ktorý už pri simulácií chybu nevypíše.

Po vytvorení symbolu môžu nastať isté zmeny vplyvom parazit. Tak ako chyby pri DRC či LVS sa dajú tieto parazity prezrieť a vyhľadať. V layoute v calibre > Run PEX > Start RVE. Je možné vidieť všetky uzly. Po rozkliknutí uzla sa zobrazia všetky k tomuto uzlu prislúchajúce parazity. Po dvojkliku na niektorú a opätovnom zobrazení layoutu sa priamo v ňom zobrazí miesto kde sa daná parazita nachádza.

Uzly ako VEE a GND je možné si previesť ako globálne, čo sme urobili pri návrhu schémy. Stačí pri úprave netlistu v kroku dopísania ciest v príkaze include z riadku začínajúcom na .subckt tieto uzly zmazať a pred tento riadok pridať nový, v ktorom napíšeme .global a za ním mená globálnych uzlov tak, ako to bolo v predchádzajúcom riadku. Ak by sme chceli ešte uložiť symbol do iného, prípadne nového cellu, stačí v riadku za .subckt urobiť ďalšiu úpravu. Za týmto slovom sa totiž ako prvé nachádza meno cellu, kde sa má uložiť. Potom stačí toto meno prepísať na iné nové a pri importovaní spice súboru a vytváraní symbolu sa toto meno zobrazí v rozbaľovacom menu.

Pre zistenie a simuláciu šumového čísla, stačí urobiť nastaviť NOISE simuláciu a potom kliknúť na Options > Additional v pravej lište menu a do kolónky Commands Before Netlist... dopísať príkaz v úvodzovkách “.PLOT NOISE DB(NFMIN)“. Po tomto kroku stačí kliknúť na RUN.