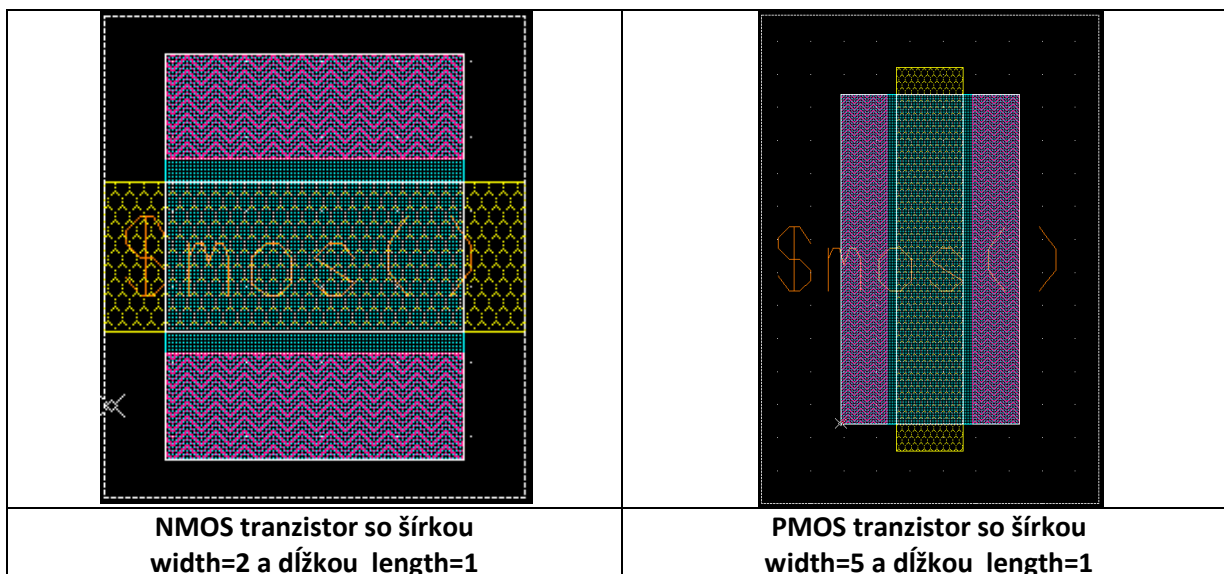


Aplikované typy tranzistorov:

- Unipolárne

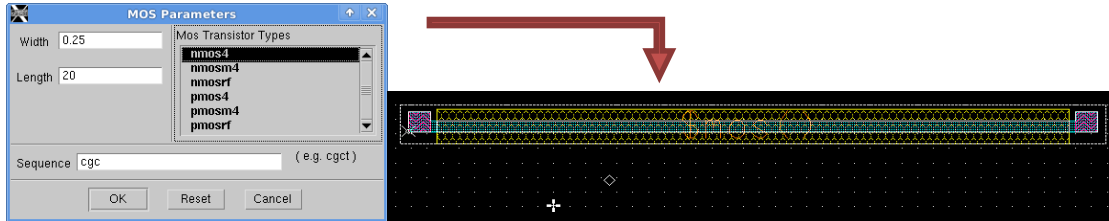


Realizácia BULK pre NMOS tranzistor spočívala vo vytvorení PDIFF vrstvy, ktorá pozostávala z vrstiev DIFF + PPLUS. To znamená, že prvý sme naniesli PPLUS vrstvu, na to DIFF vrstvu a BULK sme spojili s najnižším napájacím napätím pomocou vrstvy MET1 a CONT vrstvy. Samozrejme BULK sa nachádzal v blízkosti NMOS tranzistora, najlepšie oproti GATE-u.

Realizácia BULK pre PMOS tranzistor spočívala vo vytvorení NDIFF vrstvy, ktorá pozostávala z vrstiev DIFF + NPLUS. To znamená, že prvý sme naniesli NPLUS vrstvu, na to DIFF vrstvu a BULK sme spojili s najvyšším napájacím napätím pomocou vrstvy MET1 a CONT vrstvy. Samozrejme BULK sa nachádzal v blízkosti PMOS tranzistora, najlepšie oproti GATE-u. Celý PMOS tranzistor a BULK sme izolovali pomocou FIMP vrstvy.

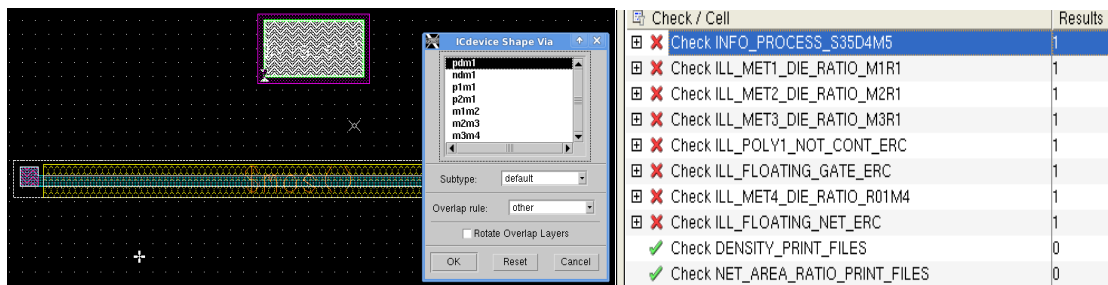
4. Tvorba unipolárnych tranzistorov

Návrh unipolárnych tranzistorov sa čiastočne líši od návrhu bipolárnych. Pri tomto procese je v dialógovom okne potrebné vybrať jeho rozmery (W, L) a umiestniť ho na čipe. Dole je uvedené použitie typu *nmos4*.



Obr. 24 – Umiestnenie nového unipolárneho tranzistora na plochu čipu

Takto vytvorený komponent však nie je úplný a chýbajú vrstvy *NLDD* a *pdm1*. Vrstva *pdm1* slúži na pripojenie substrátu tranzistora k najnižšiemu elektrickému potenciálu. Toto uzemnenie je zrejme aj z predchádzajúcich schém. Účinný efekt tohto uzemnenia však klesá so vzdialenosťou a preto je nutné priviesť cestu od uzemňovacieho pinu čo najbližšie k tranzistorom a aplikovať vrstvu *pdm1*. V prípade, že je vzdialenosť medzi tranzistorom a vrstvou *pdm1* veľká, analýza DRC je schopná túto chybu odhaliť a pomocou funkcie *highlighting* označiť tranzistor resp. jeho časť, ktorý nie je pokrytý.



Obr. 25 – Aplikácia vrstvy *pdm1* a predbežný výsledok analýzy DRC

Po odstránení chýb spojených s vrstvami *NLDD* a *pdm1* je ďalším krokom pripojenie hradla, emitora a kolektora na záťaž, alebo inú súčiastku, či pin v obvode. Týmto sú odstránené chyby s vlastnosťou *FLOATING*. Na obrázku č. 24 je zapojenie demonštrujúce tento postup (nejde o zapojenie zo zadania) a výsledok DRC.



Obr. 26 – Výsledok DRC po pripojení záťaže k tranzistoru